



AIRICOM Ile de France
Paris et Nord
65 rue de la Libération - 60710 Chevrières
tél 03.44.91.04.14 - fax 03.44.91.04.15
www.airicom.com - info@airicom.com

AURECOM Bretagne et
Grand Ouest
La Ville Cognac - 56430 Maunon
tél 02.97.22.79.72 - fax 02.97.22.90.51
www.aurecom.fr - info@aurecom.fr

RG2i Rhône Alpes
Est et Sud-est
26 rue Bergson - 42000 Saint Etienne
tél 04.77.92.03.56 - fax 04.77.92.03.57
www.rg2i.com - info@rg2i.fr

Votre interlocuteur

Groupe **PAR**

TERMINAUX D'ENTREES / SORTIES

TES

**P DOC TES 001 F
V 2.0**

SOMMAIRE

1	PRESENTATION ET CARACTERISTIQUES GENERALES	5
1.1	CARACTERISTIQUES GENERALES	5
1.2	ENCOMBREMENT ET FIXATION DU TES	5
2	MISE EN OEUVRE MATERIELLE : RACCORDEMENTS ET CARACTERISTIQUES	6
2.1	BORNIER D'ALIMENTATION, CHIEN DE GARDE ET PARAMETRAGE	6
2.1.1	Entrée 24V=	6
2.1.2	Sortie chien de garde : Wdg	7
2.1.3	Entrée de paramétrage par défaut sortie usine : Prm	7
2.1.4	Signalisations correspondantes	7
2.2	TABLEAU DES TES AVEC LEURS TYPES D'ENTREES SORTIES	8
2.3	ENTREES LOGIQUES DE TYPE N ,COMMUN = 0V	9
2.4	ENTREES LOGIQUES DE TYPE P ,COMMUN = 24V	9
2.5	ENTREES LOGIQUES DE TYPE P A CONTROLE DE FILERIE	10
2.6	SORTIES LOGIQUES STATIQUES TYPE P , COMMUN = 0V	11
2.7	SORTIES LOGIQUES A RELAIS ELECTROMECHANIQUES	12
2.8	ENTREES ANALOGIQUES 0 - 20 MA OU 0-10 V	13
2.9	SORTIES ANALOGIQUES 0 - 20 MA ET 0 - 10 V	14
2.10	LIAISONS RS232 ET RS485	15
2.11	CONNEXION AU RESEAU RS485	17
2.11.1	Topologie générale	17
2.11.2	Recommandations	17
2.11.3	Raccordements	18
2.11.4	Câbles préfabriqués de liaison réseau RS422 / RS485	20
3	FONCTIONNALITES LOGICIELLES	21
3.1	PRINCIPE GENERAL – LES MEMOIRES DU TES	21
3.2	FONCTIONS PREPROGRAMMEES	21
3.2.1	Sur les entrées logiques	21
3.2.2	Sur les sorties logiques	21
3.2.3	Sur les entrées analogiques	22
3.2.4	Sur les sorties analogiques	24
3.3	MISE EN ROUTE DE L'ATELIER TESIS	25
3.4	FONCTIONNALITES DE L'ATELIER TESIS	25
3.4.1	Touches actives	25
3.4.2	Arborescence des menus	25
3.5	PARAMETRES DE CONFIGURATION	27
3.5.1	Paramètres de communication	27
3.5.2	Paramètres associés aux entrées logiques	27
3.5.3	Paramètres associés aux sorties TOR	27
3.5.4	Paramètres associés aux entrées analogiques	27
3.5.5	Paramètres associés aux sorties analogiques	27
4	TES SPECIAUX	28
4.1	TES MIROIR	28
4.1.1	Mise en oeuvre	28
4.2	TES - RED : LA REDONDANCE DU BUS RS485	29
4.3	PARAMETRAGES PARTICULIERS DES VOIES RS422/485 ET RS 232	30
4.3.1	Procédure	30
4.3.2	Contenu du fichier	30
5	PLAN MEMOIRE DES TES	32
5.1	INTRODUCTION	32
5.2	PLAN MEMOIRE DES TES 16 EST, 32 EST, 32 ET, 32 ET-S	33
5.2.1	Mot d'état général	33
5.2.2	Les mots d'états des entrées et sorties logiques	33

5.2.3	<i>Mots utilisés pour surveiller la liaison RS 422/485 avec le maître.</i>	34
5.2.4	<i>Les compteurs des voies logiques.</i>	35
5.2.5	<i>Les chronomètres.</i>	36
5.2.6	<i>Les chronomètres totalisateurs des entrées logiques.</i>	36
5.2.7	<i>Registres spécifiques au TES 32ET-S : détection fils coupés et en court circuit.</i>	37
5.3	PLAN MEMOIRE DU TES 32 ST	38
5.3.1	<i>Mot d'état</i>	38
5.3.2	<i>Etats et pilotage des sorties</i>	38
5.3.3	<i>Mots utilisés pour la surveillance de la communication de la RS 485.</i>	38
5.3.4	<i>Compteurs de diagnostic de la liaison série RS 422 / 485</i>	38
5.3.5	<i>Compteurs de diagnostic de la liaison RS 232</i>	38
5.4	PLAN MEMOIRE DES TES 4EA, 4SA, 8EA, 8ESA, 8SA-U	39
5.4.1	<i>Mot d'état du TES analogique</i>	39
5.4.2	<i>Entrées TOR</i>	39
5.4.3	<i>Entrées Analogiques</i>	39
5.4.4	<i>Etat des voies analogiques</i>	39
5.4.5	<i>Commande des sorties TOR</i>	39
5.4.6	<i>Commande des sorties analogiques</i>	40
5.4.7	<i>Variables diverses TOR</i>	40
5.4.8	<i>les valeurs des seuils sur les entrées analogiques</i>	40
5.4.9	<i>les sorties logiques associées aux seuils</i>	41
5.4.10	<i>Polarité des sorties logiques associées aux seuils</i>	41
5.4.11	<i>Les positions de repli des sorties</i>	41
5.4.12	<i>Surveillance des réseaux</i>	42
5.4.13	<i>Mémoires tampons analogiques</i>	42
5.4.14	<i>Compteurs des changements d'état sur les entrées TOR</i>	43
5.4.15	<i>Les chronomètres des entrées logiques</i>	43
6	LE PROTOCOLE MODBUS	44
6.1	GENERALITES	44
6.1.1	<i>Codes fonctions</i>	44
6.1.2	<i>Adressage</i>	44
6.1.3	<i>Description des échanges</i>	44
6.2	STRUCTURE DES TRAMES	45
6.2.1	<i>Fonction lecture n mots</i>	45
6.2.2	<i>Fonction écriture n mots</i>	45
6.2.3	<i>Fonction écriture 1 mot</i>	45
6.2.4	<i>Fonction lecture n Bits</i>	45
6.2.5	<i>Fonction écriture n bits</i>	46
6.2.6	<i>Fonction lecture rapide de 8 bits</i>	46
6.2.7	<i>Temps de transmission</i>	46

1 Présentation et caractéristiques générales

Les modèles de la gamme TES se présentent sous la forme d'un bloc compact en aluminium disposant d'une prise communication série, de **borniers débrochables** à vis, d'un dispositif de fixation sur rail normalisé et d'une face avant où apparaissent des voyants indicateurs de l'alimentation, de la communication série et des entrées - sorties.

Les Terminaux d'Entrées - Sorties TES réalisent l'interface entre un bus de communication série et des capteurs ou actionneurs associés au processus, pour le compte d'un processeur central, qui peut être un Automate Programmable, un micro ordinateur de type PC ou toute autre système programmable.

Les TES convertissent leurs entrées TOR en mots qui sont "sérialisés" à destination du processeur central et, dans l'autre sens, "désérialisent" les mots en provenance du processeur central pour commander leurs sorties.

Le TES est esclave Modbus/Jbus sur une RS485 ou RS422 (bipaire)

Véritable bornier intelligent décentralisé, le TES apporte à l'utilisateur les avantages suivants :

- réduction du câblage : le TES est monté à proximité des capteurs et actionneurs ;
- économie sur les coûts d'installation et de matériel : les coffrets de répartition intermédiaires ne sont pas nécessaires ;
- montage simple : sur rail normalisé ;
- compact : il s'intègre facilement dans les coffrets, boîtes à bouton, bâtis-machine, etc... ;
- mise en oeuvre rapide : les fonctions sont simples et figées ; le protocole Modbus/Jbus permet un couplage direct à la plupart des Automates Programmables et des micro-ordinateurs ;
- diagnostic centralisé (processeur central) et décentralisé (TES) de l'installation en cas de défaut

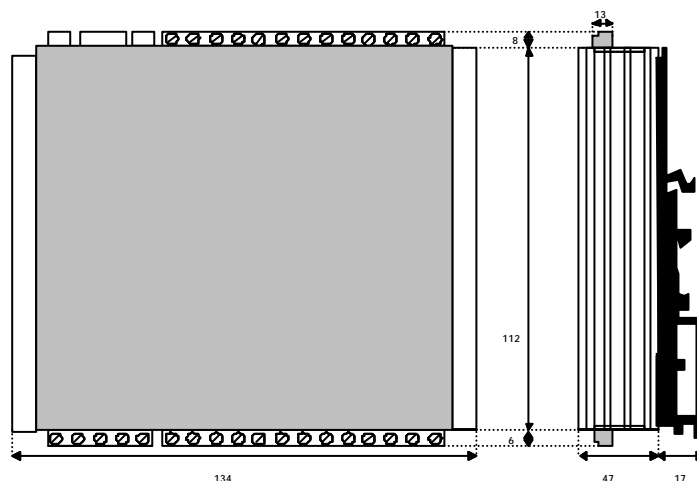
1.1 Caractéristiques générales

Le TES se présente sous la forme d'un boîtier monobloc en aluminium de 3mm d'épaisseur.

masse : 650 g
étanchéité : IP 205
Température de stockage : 20 à +70 degrés C
Température de fonctionnement : 0 à +60 degrés C
Hydrométrie : jusqu'à 90% sans condensation
option tropicalisation sur demande

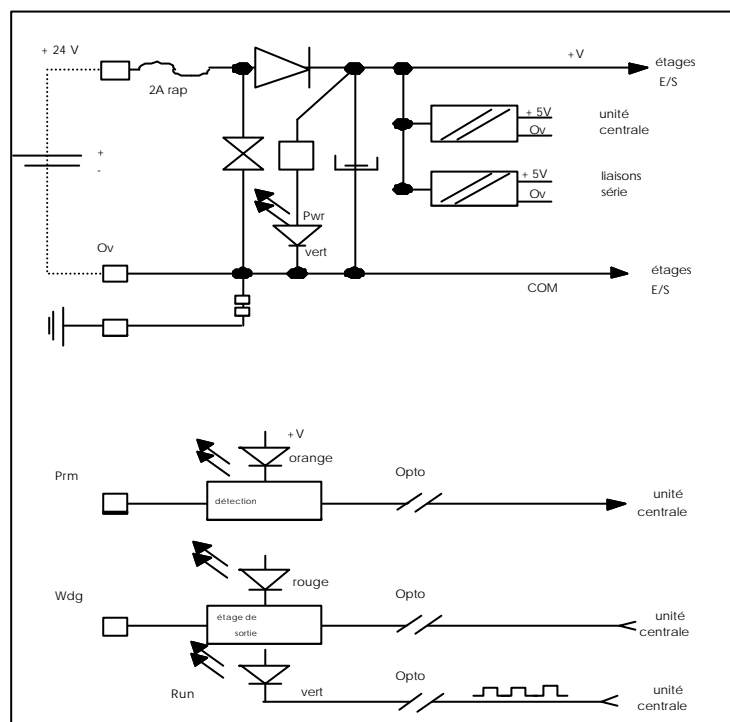
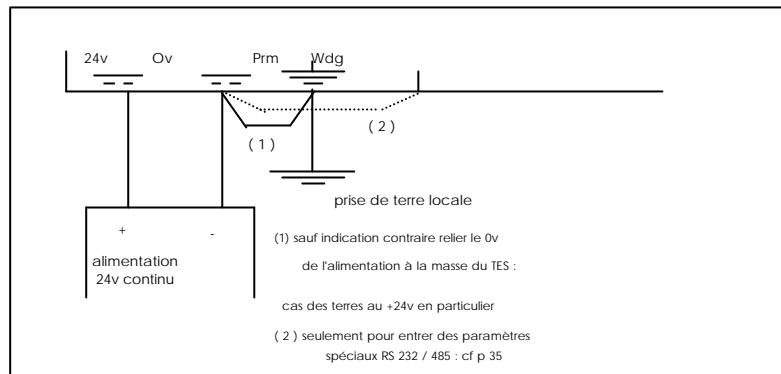
1.2 Encombrement et fixation du TES

Les cotes sont exprimées en millimètres. Les borniers à vis sont débrochables. Le connecteur SubD 9 points est un connecteur femelle, et est muni de deux douilles de verrouillage taraudées. La fixation du boîtier s'effectue sur profilé asymétrique (en G) de 32 mm ou symétrique (en chapeau) de 35 mm, selon la normalisation DIN.



2 Mise en oeuvre matérielle : raccordements et caractéristiques

2.1 Bornier d'alimentation, chien de garde et paramétrage



2.1.1 Entrée 24V=

L'alimentation du TES fournit les différentes tensions nécessaires aux blocs fonctionnels à travers un étage de filtrage (condensateur), d'écrtage de surtensions transitoires (écrêteur) et de protection contre les surtensions permanentes ou les inversions de polarité (fusible + écrêteur + diode).

Nombre de voies	TES ToR	TES Analogique		Commentaires
	16 32	4	8	
Tension d'alimentation valeur nominale plage admissible	24 Vcc 21,6... 26,4	24 Vcc 21,6... 26,4		+/- 10% Courant continu (redressé filtré) Ronfle 50 Hz comprise
Consommation - valeur nominale mA - courant d'appel	70 105 2 A	110 170 2 A		Entrées et sorties au repos, tension d'alim. = 24 V A la mise sous tension, pendant 10 ms
Micro-coupure non détectée	10 ms	10 ms		TES à pleine charge
Séparation galvanique alim/entrées ou sortie alim/unité centrale alim/liaisons série	non 2,5 Kv 2,5 Kv	non 2,5 Kv eff. 2,5 Kv eff.		Alimentation, entrées et sorties ont le Ov comme point commun Les TES Miroir et les TES à entrées de sécurité (-S) ont le commun au +24V

2.1.2 Sortie chien de garde : Wdg

La sortie **Wdg**, dont l'étage de puissance est identique à celui d'une sortie TOR, est active (passante) en marche normale (sécurité positive). Elle est commandée par un dispositif indépendant du micro-processeur, de telle sorte que si ce dernier tombe en panne ou s'il détecte lui même un défaut, le chien de garde soit armé. La sortie TOR se désactive alors, le voyant rouge s'allume pendant qu'en interne l'unité centrale est réinitialisée. (NOTA : à la mise sous tension du TES, comme à sa coupure, le voyant s'allume brièvement).

2.1.3 Entrée de paramétrage par défaut sortie usine : Prm

L'entrée **Prm** doit être laissée "en l'air" en marche normale d'exploitation. Elle permet d'utiliser les paramètres fixés par l'utilisateur.

En reliant l'entrée Prm au Ov, le TES utilise alors les paramètres par défaut figés en usine décrits ci après. Cette manipulation permet en tout temps de reprendre la main par l'atelier de paramétrage TESIS.

- liaison série RS 232 : Modbus/Jbus, esclave 1, 9600 bds, parité paire, 1 bit stop.
- liaison série RS 422/485 : protocole Modbus/Jbus, esclave 1; vitesse 38400 Bds ; 8 bits de donnée, parité paire, 1 bit stop, temps d'attente : 100ms ; position de repli : toutes les sorties à 0
- entrées TOR : temps de filtrage : 5 ms.
- sorties TOR : fréquence de clignotement 1 : 1 Hz ; fréquence 2 : 10 Hz
- entrées analogiques: mises à l'échelle désactivées (valeurs en points entre 0 et 1023) aucun seuil.
- sorties analogiques: mises à l'échelle désactivées (valeurs en points entre 0 et 32735) pas de position de repli.

2.1.4 Signalisations correspondantes

0 : voyant éteint, 1 : voyant allumé, C : voyant clignotant à 0,5Hz, x : indéterminé / indifférent.

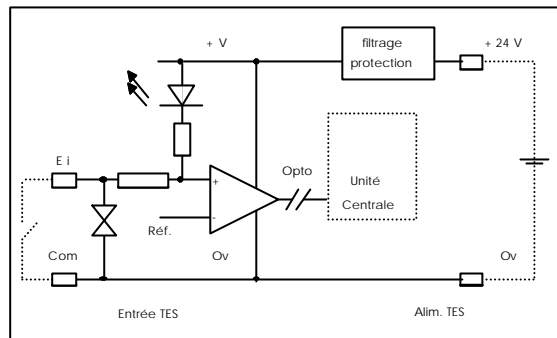
Pwr	Run	Wdg	Prm	Signification des voyants Pwr, Run, Wdg et Prm
0	X	x	x	Défaut d'alimentation : de la source, de son branchement, ou fusible coupé.
1	0	1	x	Défaut fonctionnel interne au TES (défect. par auto-tests). Sorties du TES à 0.
1	1	0	x	Marche nominale.
1	1	C	x	Le Clignotement de Wdg pour les TES version 4.3 et plus indique que la communication avec le maître a été perdue
x	x	x	1	Les cas de figure ci-dessus restent valables. Seul varie le paramétrage du TES, qui bascule sur le jeu de paramètres dits "par défaut" indépendants de ceux saisis par TESIS.

2.2 Tableau des TES avec leurs types d'entrées sorties

Modèle	Entrées logiques type..	Sorties logiques..	Entrées analogiques	Sorties analogiques
P TES 16EST	8 type N	8 type P		
P TES 32EST	16 type N	16 type P		
P TES 32ET	32 type N			
P TES 32ET-S	32 type P à contrôle de filerie			
P TES 32ST		32 type P		
P TES 16ESR	8 type P	8 relais		
P TES 16 rem		16 relais		
P TES 4EA I	4 type N	4 type P	4 entrées 0-20mA	
P TES 4EA U	4 type N	4 type P	4 entrées 0-10V	
P TES 8EA I	4 type N	4 type P	8 entrées 0-20mA	
P TES 8EA U	4 type N	4 type P	8 entrées 0-10V	
P TES 8ESA I	4 type N	4 type P	4 entrées 0-20mA	4 sorties 0-20mA
P TES 8ESA U	4 type N	4 type P	4 entrées 0-10V	4 sorties 0-10V
P TES 4SA I	4 type N	4 type P		4 sorties 0-20mA
P TES 4SA U	4 type N	4 type P		4 sorties 0-10V
P TES 8SA U	4 type N	4 type P		8 sorties 0-10V
P TES M32EST	16 type P	16 type P		
P TES M32ET	32 type P			
P TES M4SA I	4 type N	4 type P		4 sorties 0-20mA
P TES M4SA U	4 type N	4 type P		4 sorties 0-10V
P TES M8ESA I	4 type N	4 type P	4 entrées 0-20mA	4 sorties 0-20mA
P TES M8ESA U	4 type N	4 type P	4 entrées 0-10V	4 sorties 0-10V
P TES M8SA U	4 type N	4 type P		8 sorties 0-10V

2.3 Entrées logiques de type N ,Commun = 0V

L'alimentation des entrées est fournie par le terminal depuis son alimentation 24 V, à hauteur de 10 ma max par entrée activée (contact fermé).



Les entrées TOR ramènent le niveau des signaux logiques issus du processus au niveau du signal interne à l'Unité Centrale.

L'étage d'entrée est alimenté par la source continue (via une cellule de filtrage et de protection) connectée sur l'alimentation du TES.

Un composant de type Zener rapide protège l'étage d'entrée en écrétant les surtensions transitoires (parasites).

Le filtrage des rebonds sur chaque entrée, réalisé numériquement, est paramétrable.

Nombre d'entrées ToR	TES ToR			TES Analogique 4	Commentaires
	8	16	32		
Nombre de communs	1*	1	2	1	* 0 sur le TES 16 EST-REM
Séparation galvanique					
- entre voies	NON			NON	
- entre voies et UC	OUI			OUI	2500 Veff
Courant sortant					
- contact ouvert	0			0	impédance du contact infinie impédance du contact nulle paramétrable par pas de 5 ms
- contact fermé (mA)	10	10	5	10	
Temps de filtrage					"1" : contact fermé "0" : contact ouvert
- passage de "0" à "1"	0 à 32755 ms			0 à 32755 ms	
- passage de "1" à "0"	0 à 32755 ms			0 à 32755 ms	
Durée minimale					
- d'un 1 en ms	0,5			0,5	
- d'un 0 en ms	0,5			0,5	
Fréquence maximale de commutation d'une entrée	1000	500	250	500	
Signalisation	LED orange			LED orange	Comptage garanti à 40 Hz par voie d'entrée

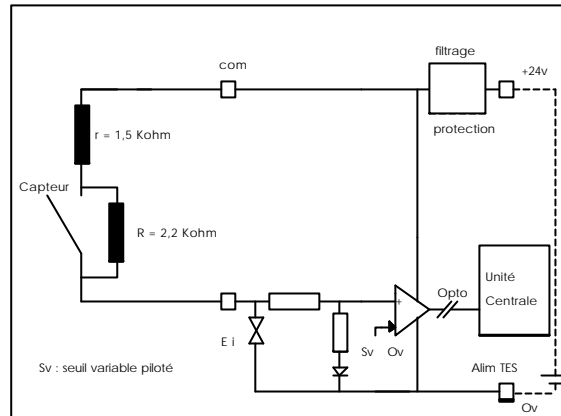
cas particulier des capteurs à variation d'impédance (Type NPN)

Contact ouvert "0" impédance min ou courant absorbé max.	4 Kohms 3,5 ma	LED d'une voie à l'état "0" reste faiblement allumée
Contact fermé "1" impédance max ou courant absorbé min.	2,4 Kohms 5 ma	
tension de déchet max.	7 V	

2.4 Entrées logiques de type P ,Commun = 24V

Câblage identique au type N sauf raccorder la borne COM au 24V.

2.5 Entrées logiques de type P à contrôle de filerie



Les entrées à contrôle de filerie sur les TES 32ET-S dit de sécurité sont de type "P" (commun au +24v).

L'exploitant doit associer au capteur 2 résistances R et r qui seront installées au plus près du capteur.

- Une résistance en parallèle : $R = 2,2 \text{ Kohms} \pm 5\%$
- Une résistance en série : $r = 1,5 \text{ Kohms} \pm 5\%$

Ces 2 résistances permettent ainsi de détecter 4 états :

- 1 - Court circuit du câble entre le capteur et l'entrée du TES**
- 2 - Capteur normalement fermé**
- 3 - Capteur normalement ouvert**
- 4 - Circuit coupé entre le capteur et l'entrée du TES**

Le TES fait un contrôle de la filerie entre le capteur et son entrée et ainsi de détecter si un circuit ouvert est dû au capteur ouvert ou à une coupure du câble entre l'entrée et le capteur (par exemple : arrachage en intrusion)

Le TES 32ET-S utilise les registres mémoire du TES 32ET (voir en annexe) plus 8 mots spécifiques d'adresses 01A5 à 01AC qui visualisent l'état des liaisons avec le capteur.

Il est possible de paramétrer une entrée en contrôle ou non.

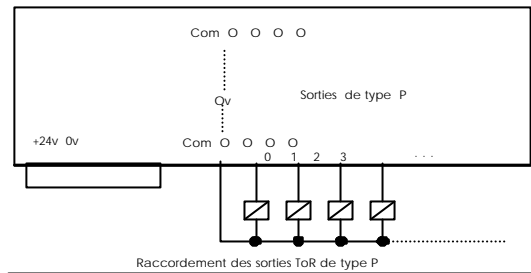
Les registres 01ABh et 01ACh définissent les entrées effectivement câblées en mode sécurité.

- 1) après avoir utilisé TESIS, lancer l'utilitaire LECTES.exe
- 2) avec votre éditeur de textes habituel modifiez les lignes 32 et 33 du fichier ASCII obtenu
 - **la ligne 32 (respectivement 33) contient un mot de 16 bits qui code par 1 bit par voie la mise en contrôle de filerie des entrées 0 à 15 (respectivement 16 à 32).**
 - **La mise à 1 du bit déclare l'entrée en contrôle de filerie.**
- 3) avec ECR-TES introduire ces paramètres dans l'EEPROM, puis faire une reprise 24V

Nombre d'entrées	32	commun à + 24 V
Nombre de communs	2	
Séparation galvanique	NON	Dans le cas de capteurs à impédance variable il faut ajuster les résistances r et R pour être compatible avec ces plages de valeurs admissibles. paramétrable par pas de 5 ms "1" correspond à contact fermé "0" correspond à contact ouvert
- entre voies	2500 Veff	
- entre voies UC		
Impédance de ligne		
- contact ouvert	$3,5 \text{ Kohm} < Z < 3,9 \text{ Kohm}$	
- contact fermé	$1,4 \text{ Kohm} < Z < 1,6 \text{ Kohm}$	
- court circuit	$< 270 \text{ ohm}$	
- fil coupé	$> 7,9 \text{ Kohm}$	
Temps de filtrage		
- passage de "0" à "1"	0 à 32755 ms	
- passage de "1" à "0"	0 à 32755 ms	
Durée minimale		
- d'un 1 en ms	8	
- d'un 0 en ms	8	
Fréquence maximale de commutation d'une entrée	60 Hz	Comptage garanti à 20 Hz par voie d'entrée
Signalisation	1 LED orange	

2.6 Sorties logiques statiques type P , Commun = 0v

L'alimentation des sorties est fournie par le terminal depuis son alimentation 24 V, à hauteur de 100 ma max par sortie commandée.



Les sorties TOR convertissent les signaux de commande logiques internes à l'unité centrale en signaux de niveau compatible avec celui requis par le processus. Les étages de sorties sont alimentés par la source continue (via une cellule de filtrage contre les parasites et de protection contre les fausses manipulations) connectée sur les bornes d'alimentation du TES. Un composant de type Zener rapide protège chaque étage de sortie en écrêtant les surtensions transitoires, induites notamment par la coupure des charges selfiques.

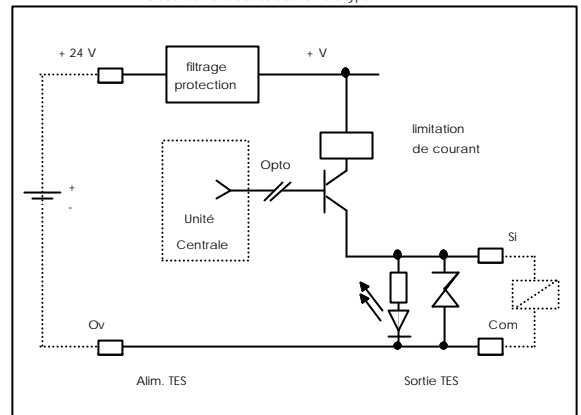


Schéma de principe d'une sortie TOR

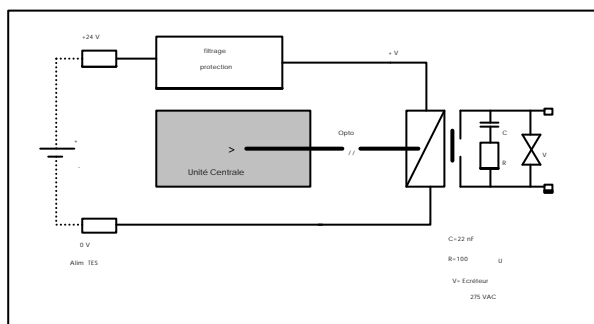
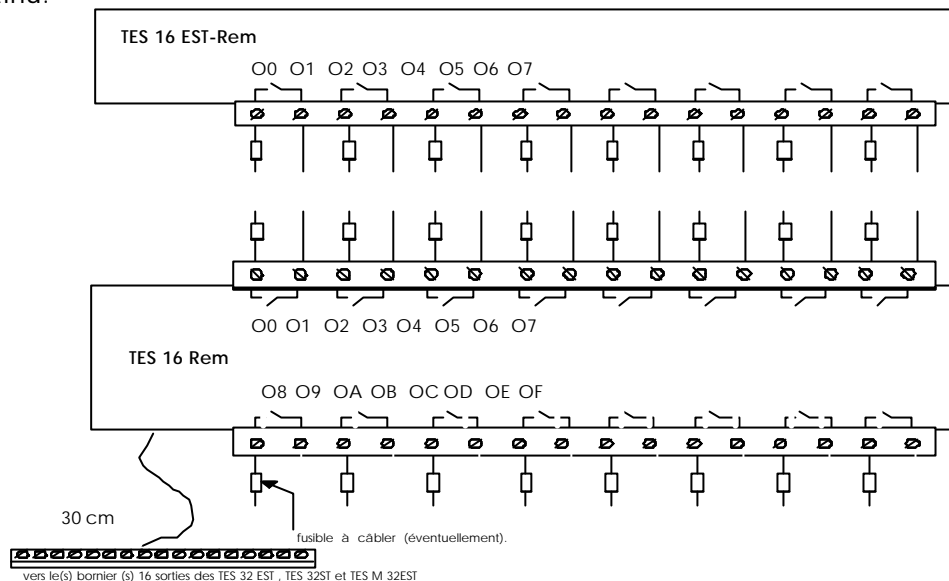
	TES ToR	TES analogique	Commentaires
Nombre de sorties	8 16 32	4	
Nombre de communs	1 1 2	1	Pour le TES 16 EST-REM voir caractéristiques p 10
Séparation galvanique			
- entre voies	NON	NON	
- entre voies et UC	OUI	OUI	2500 Veff
Courant max de sortie			
- pour signal "1" en mA	100 100	100	Selon la charge et sous une parallèle pour commander une alimentation 24 Vcc Nota : plusieurs sorties peuvent être mises en
- pour signal "0" en mA	50	< 0,5	charge supérieure à 100 mA
Protection contre les courts-circuits	OUI	OUI	Active à partir de 120 mA
Niveau de sortie			
- pour signal "0" (max)	1V 2V 2V	1V	A vide
- pour signal "1" (min)	Ua - 2,5 V	Ua - 2,5 V	Ua : tension d'alimentation du TES, soit 24V +/- 10% et sortie à pleine charge.
Temps de montée (max)	0,1 5 2	0,1	en charge et en ms
Temps de descente (max)	2 5 2	2	à vide et en ms
Signalisation	LED rouge	LED rouge	Pour chaque voie de sortie

2.7 Sorties logiques à relais électromécaniques

Les étages de sortie sont constitués de relais électromécaniques avec un contact Repos-Travail libre de potentiel.

2 composants protègent chaque étage de sortie : un filtre RC et un écrêteur.

Il est cependant conseillé d'atténuer les surtensions créées par les éléments selfiques à la source; c'est à dire aux bornes de la charge, par un filtre RC en cas de courant alternatif, une diode de roue libre si courant continu.



	TES 16EST-REM	Commentaires
Nombre de sorties	8	
Consommation sortie à 1	10 mA	
Nombre de communs	0	Contacts libres de potentiel
Séparation galvanique entre voies	OUI	1500 Veff
entre voie et UC	OUI	2500 Veff
Pouvoir de coupure max sur charge résistive	5A / 250 V AC 5A / 30 V DC	
sur charge selfique	1A / 250 V AC 0,5A / 30 V DC 0,25A / 60 V DC	
Courant résiduel à l'état ouvert (courant alternatif)	2 ma max	sous 250 V AC
Nombre de manoeuvres mécaniques	20.000.000	
électriques	100.000	
Résistance de contact	100 m Ohms	valeur initiale
Temps de réponse max fermeture	10 ms	
ouverture	10 ms	

2.8 Entrées analogiques 0 - 20 ma ou 0-10 V

L'alimentation des entrées - qui est également disponible sur les bornes +V - est fournie par le TES à partir de sa propre alimentation 24 V continue. Le raccordement de capteurs 2 fils ou 3 fils, ou encore alimentés par le TES (4 fils), est donc possible, comme montré ci-contre.

Nota : Pour améliorer la stabilité des mesures, il est recommandé de relier les bornes A- aux bornes 0v ainsi que la masse du TES au 0v de l'alimentation.

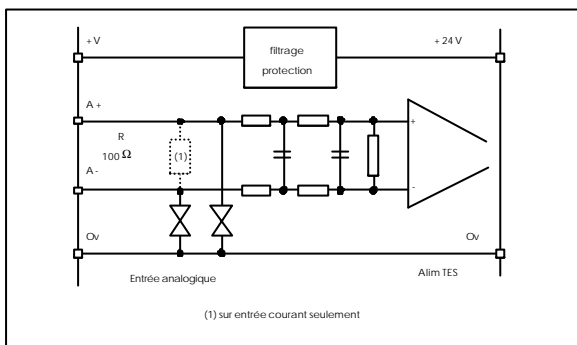
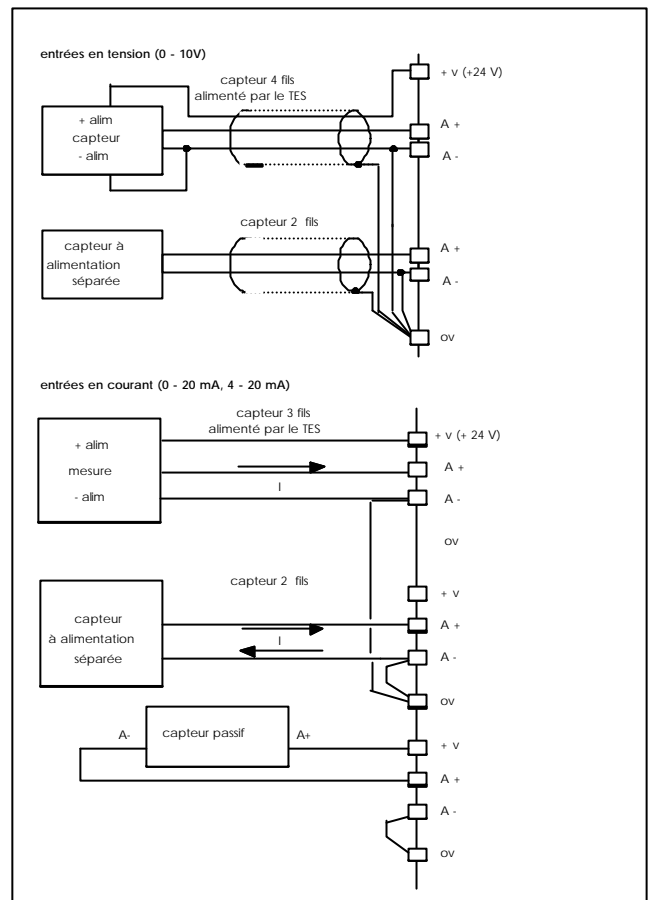


Schéma de principe d'une entrée analogique

(1) sur entrée courant seulement



L'étage d'entrée est protégé contre les surtensions par deux écrêteurs rapides et un filtre passe-bas éliminant le 50 Hz.

Une tension continue, + V, est produite à partir de l'alimentation 24V du TES, via une cellule de filtrage et de protection.

	TES 4 EA, 8 EA, 8 ESA	Commentaires
Nb d'entrées analogiques	4 8 4	entrées différentielles vraies
Signaux d'entrée	0-10 v ou 0/4-20 ma	
Résistance d'entrée		
- entrée tension	1 M ohms	
- entrée courant	100 ohms	
Résolution	10 bits	soit 1024 points, de 0 à la pleine échelle
Précision	1/1000	Après correction logicielle
Temps de conversion	250 micro secondes	Par approximations successives
Temps d'acquisition	8 ms/voie	
Atténuation 50 et 60 Hz	60 dB	
Tension admissible sur chaque entrée	10 v	au delà, les écrêteurs sont activés
Erreur maximum de 0 à + 55° C	0,3 %	avant correction logicielle, toutes causes d'imprécision confondues
Isolement		
- entre voies	NON	
- entre voies et UC	2500 Veff	
- entre voies et les liaisons série	2500 Veff	
Tension d'alimentation +V	24V+/- 10% - 1v	0v commun à toutes les voies
		Protection par fusible 2A rapide.

2.9 Sorties analogiques 0 - 20 ma et 0 - 10 V

Les sorties analogiques convertissent les valeurs numériques calculées par l'unité centrale du TES en tension ou en courant selon les interfaces choisies.

Un écrêteur rapide protège chaque étage d'entrée contre les surtensions.

Comme pour les entrées, les étages de sortie sont alimentés par l'intérieur du TES, à partir de sa propre alimentation 24V, via des circuits de filtrage et de protection.

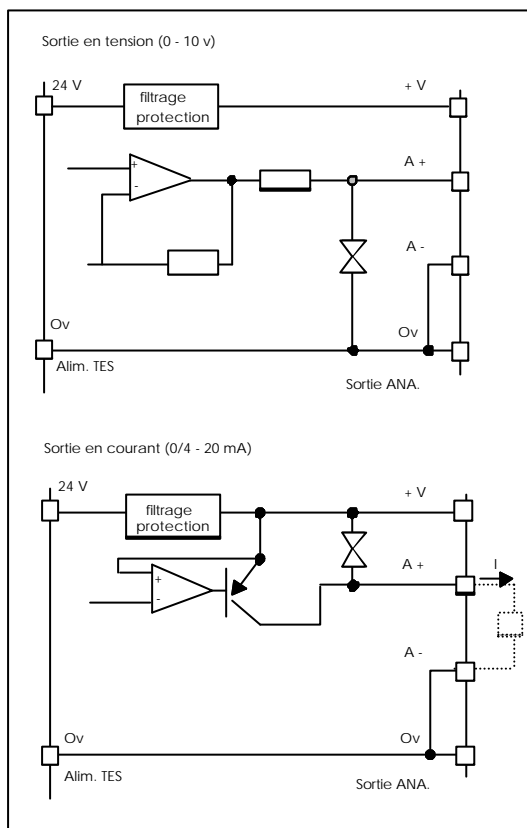
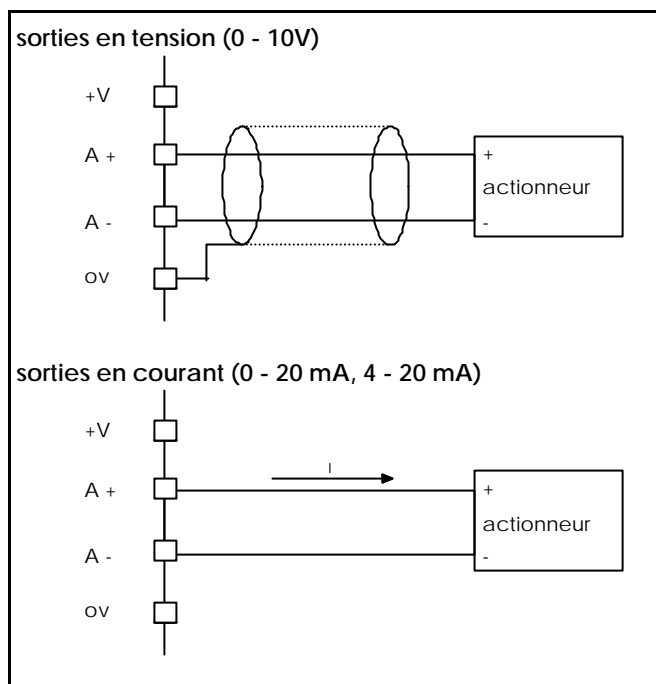


Schéma de principe d'une sortie analogique



	TES 8 ESA- I/U M 8ESA M 4SA	8 SA-U M 8SA-U	Commentaires
Nb de sorties analogiques	4	8	
Signaux de sortie	0-10 v ou 0/4-20 ma	0 - 10 v	
Résistance de charge max.	1K ohms	/	
Courant de sortie			
- max.	10 ma	/	
- de court-circuit	20 ma	/	
Résolution	15 bits	15 bits	
Temps de conversion	1 ms	1ms	
Durée du cycle des calculs	64 ms	64 ms	
Erreur maximum	0,5 %	0,5 %	
- de 0 à + 55° C			
Isolement			
- entre voies	NON	NON	
- entre voies et UC	OUI	OUI	
- entre voies et les liaisons série	OUI	OUI	
Tension d'alimentation + V	Ua-1v	Ua - 1v	
			<p>Court-circuit permanent non destructeur</p> <p>32.767 points du 0 à la pleine échelle</p> <p>Il rafraîchit les 8 voies analogiques. De la pleine échelle, toutes causes d'imprécision confondues.</p> <p>0v commun à toutes les voies</p> <p>2500 Veff</p> <p>2500 Veff</p> <p>Ua tension d'alimentation du TES, soit 24 V +/- ± 10 %. Protection par fusible rapide 2A.</p>

2.10 Liaisons RS232 et RS485

Le TES dispose de deux liaisons séries asynchrones et indépendantes qui fonctionnent séparément :
La voie 1 au standard RS 232, sous protocole Modbus/Jbus esclave.
 Elle permet une connexion directe sur le port de communication asynchrone des micro-ordinateurs type PC. Mais n'étant pas multipoint, cette liaison est plutôt réservée aux traitements "OFF LINE", tel le paramétrage ou le test du produit.

La voie 0 est au standard RS 422 - compatible RS 485 monopaire, sous protocole Modbus/Jbus esclave
 Elle doit être utilisée pour la mise en réseau multipoint des TES.

Dans le cas du TES - RED la voie 0 est dédoublée en 2 canaux au standard RS 485 monopaire. Ces canaux ne doivent pas être simultanément activés.

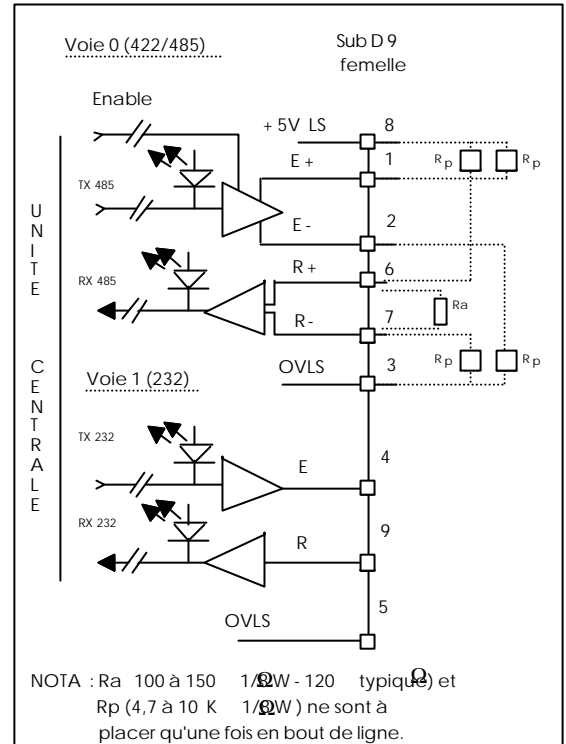
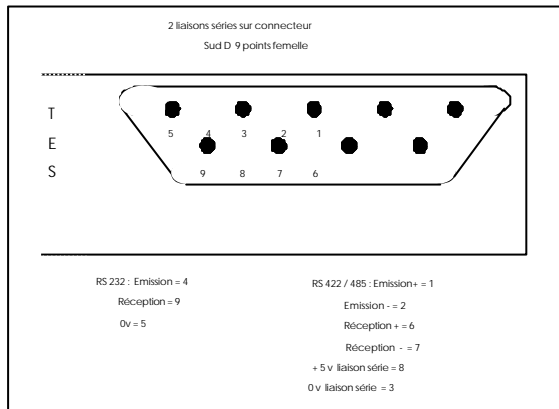


Schéma de principe des 2 liaisons série

	Voie 0	Voie 1	Commentaires
<p>Couche physique</p> <p>- standard</p> <p>- nombre d'esclaves No esclave adressé</p> <p>- impédance ligne</p> <p>- isolement liaison série/terre et E/S</p> <p>- distance</p> <p>Couche liaison de données</p> <p>- mode</p> <p>- format start données parité stop</p> <p>- vitesse (bauds)</p> <p>- tempo avant réponse</p> <p>- gestion de la liaison protocole</p> <p>- durée de la transmission</p>	<p>EIA RS 485 *</p> <p>31 sans répéteur 1 à 255</p> <p>100 à 150 ohms (paires torsadées)</p> <p>2500 Veff 2 Km à 38400 Bds 5 Km à 9600 Bds</p> <p>asynchrone 1 bit (P) 8 bits (P) 1 bit, paire (P) 1 bit (P) 150 à 38400 < 2 ms** MODBUS/JBUS RTU binaire</p> <p>(1)</p>	<p>EIA RS 232</p> <p>1** 1**</p> <p>non critique</p> <p>2500 Veff 15 m</p> <p>asynchrone 1 bit 8 bits 1 bit, paire** 1 bit** 9600** < 2 ms** MODBUS/ JBUS</p> <p>(1)</p>	<p>* conforme aux normes correspondantes soit : au repos ou si état logique=1 VE+ > VE- et/ou VR+ - VR- > 200 mV active ou si état logique = 0 VE+ < VE- et/ou VR+ - VR- < 200 mV</p> <p>avec câble de qualité (faible capacité et faible résistance linéique)</p> <p>(P) : paramétrable par l'utilisateur avec TESIS</p> <p>** modifiable à l'aide de la procédure spéciale</p> <p>protocole de type maître- esclave (le TES est esclave sur les 2 voies) (1) se reporter au chapitre "Protocole MODBUS/JBUS"</p>

2.11 Connexion au réseau RS485

2.11.1 Topologie générale

Les TES sont connectés "en parallèle" sur le réseau RS485 constitué d'un câble de 1 ou 2 paires torsadées pour les signaux et d'un conducteur reliant les 0v de la liaison série de chaque TES entre eux. La déconnexion d'un esclave ne perturbe pas le réseau. L'ensemble de ces conducteurs doit être blindé. La transmission s'effectue en mode différentiel sur paire torsadée.

Avec le protocole Modbus, la communication est de type « question du maître - réponse de l'esclave ».

2.11.2 Recommandations

Type de câble : le câble téléphonique à 2 ou 3 paires torsadées ; à blindage par paire ou général type SYT 1 convient. Les câbles informatiques torsadés blindés accroissent les performances du bus.

Longueur des dérivations : elles seront les plus courtes possible ($l \leq 1m$) pour respecter une topologie BUS.

Blindage : raccordé au 0v liaison série au niveau du maître seulement. Assurer sa continuité jusqu'au ras des TES.

Le potentiel de référence 0v de la liaison série du maître doit être relié au 0v externe de chaque TES par un fil du câble. Ceci élimine tout risque de potentiel mode commun nuisible à la communication RS 422 / 485.

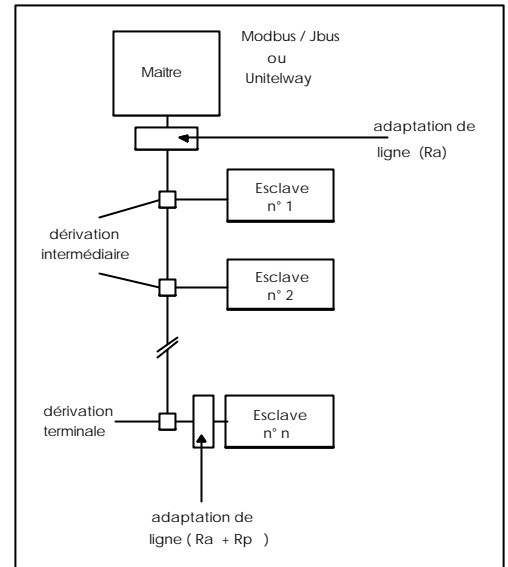
Adaptation de la ligne : Indispensable au niveau de la voie de réception de chacun des abonnés qui constitue l'extrémité du bus.

Une résistance R_a (de 150 à 250 ohm s 1/8 W) assure ce rôle , elle est parfois précâblée dans la carte de communication du maître et sera mise en service (switch ou strap) lorsque ce dernier est en bout de bus.

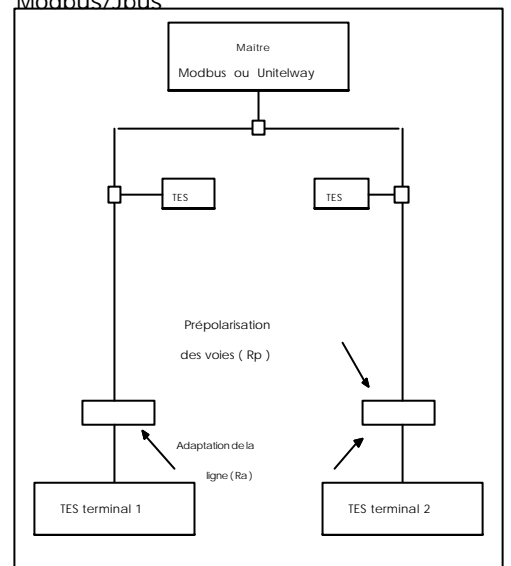
Pré-polarisation de ligne : indispensable ; elle fixe l'état de repos de la ligne 1 logique, en évitant que cette dernière demeure dans un état haute impédance.

2 ou 4 résistances R_p (4,7 K ohms) seront installées, si elles ne sont pas déjà précâblées, de préférence sur la carte du maître qui disposera des sorties +5v et 0v nécessaires.

Un TES bien repéré peut assurer ce rôle lorsque les ressources +5v et 0v manquent sur la carte du maître.



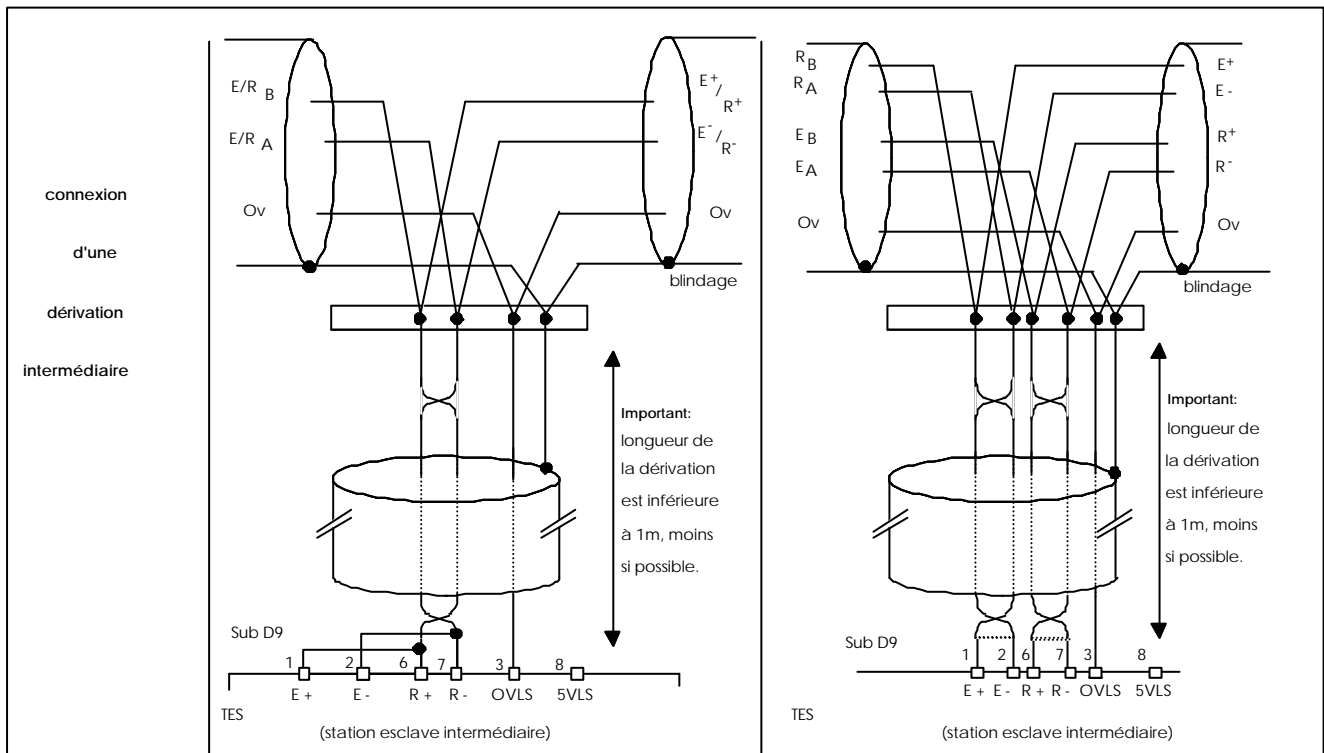
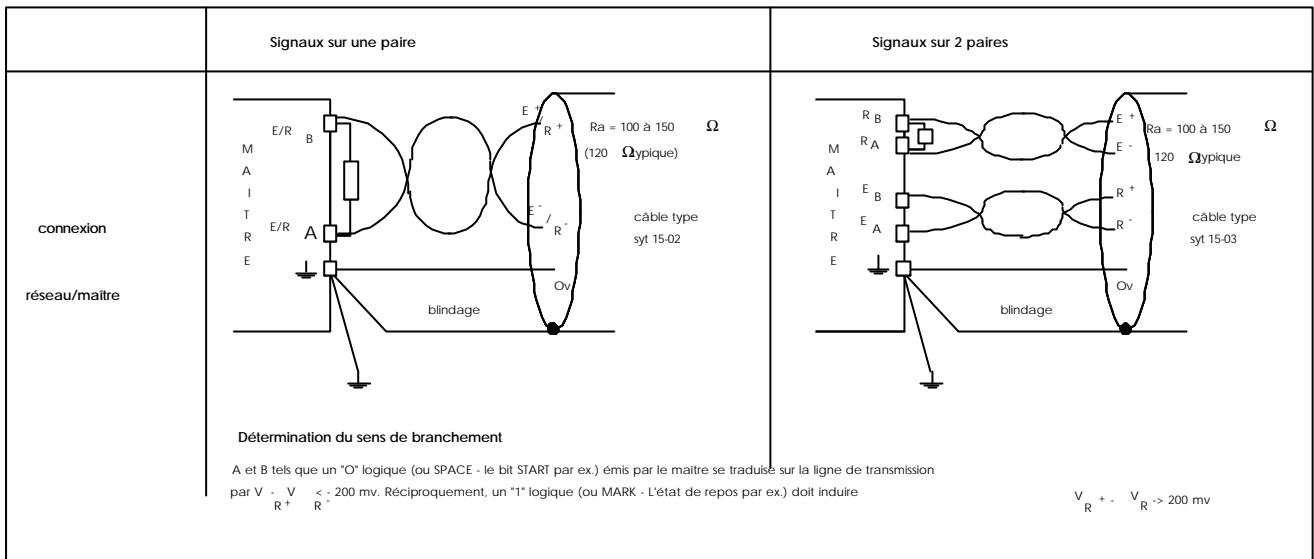
Topologie générale d'un réseau Modbus/Jbus

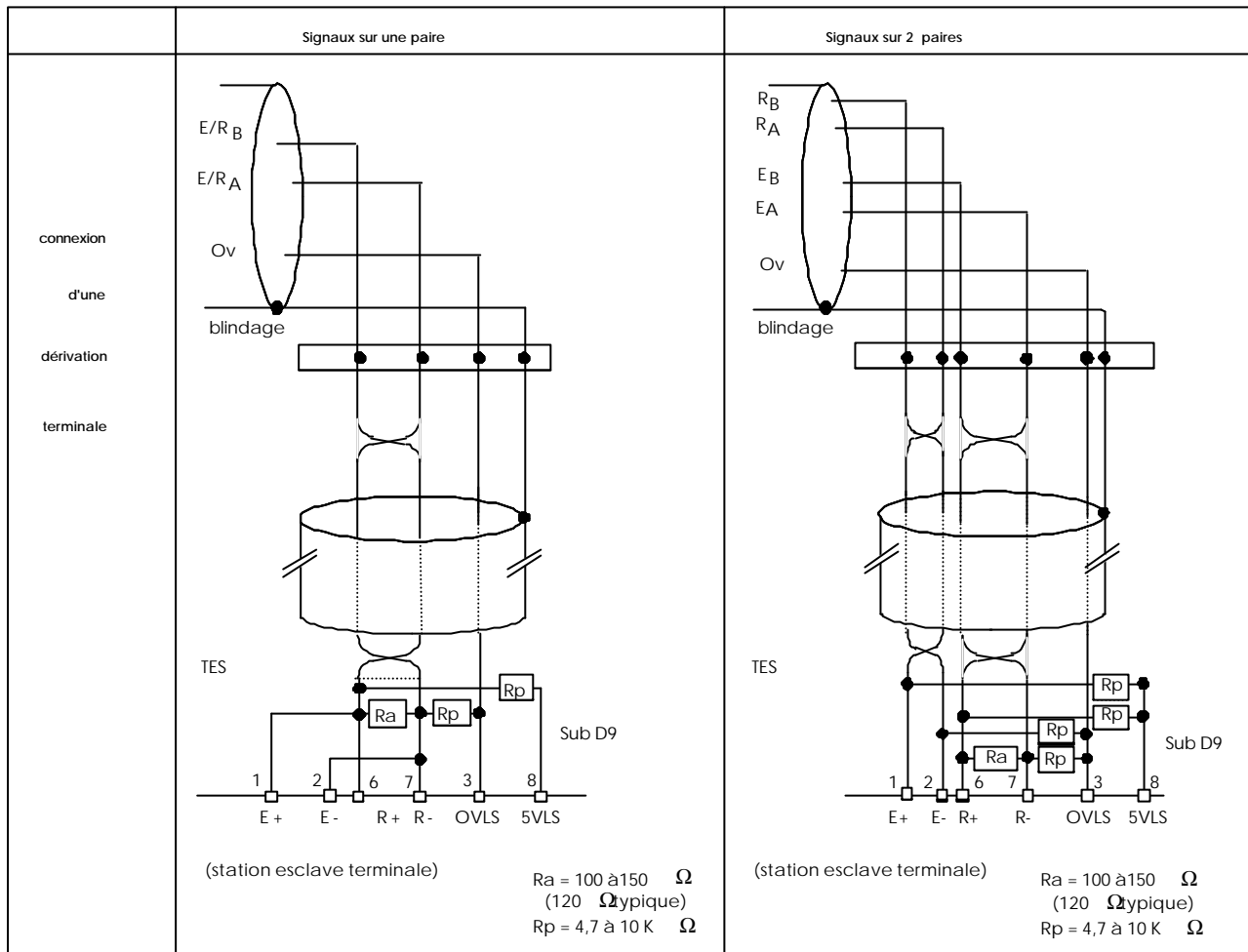


Topologie générale d'un réseau Modbus/Jbus

Le maître n'est pas en bout de bus

2.11.3 Raccordements





Commentaires

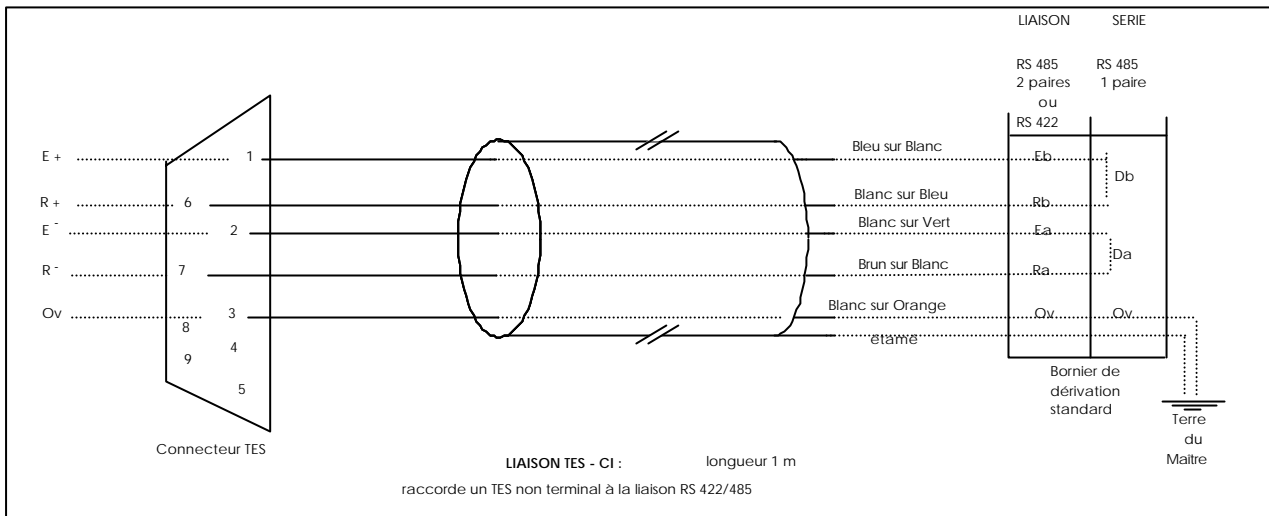
DETERMINATION DU SENS DE BRANCHEMENT :

E/R/Da et E/R/Db sont tels que un "0" logique (bit Start par ex) émis par le maître se traduit par $V_{r+} - V_{r-} < 200 \text{ mv}$. Réciproquement, un "1" logique (état au repos par ex) doit induire $V_{r+} - V_{r-} \rightarrow \geq 200 \text{ mv}$.

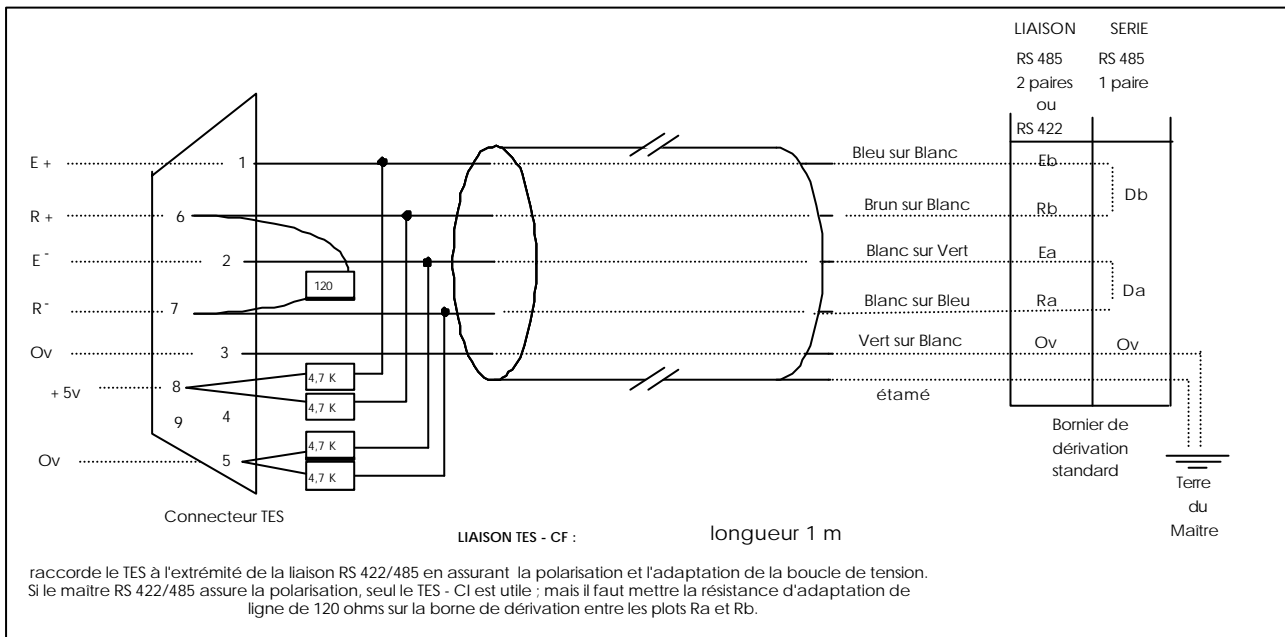
Le sens de raccordement des émetteurs - récepteurs RS 422/485 par rapport au signaux E/R/Da et E/R/Db de la ligne de transmission dépend de l'implémentation choisie par le constructeur du maître RS 422/485 : les étages d'isolement entre les E/R et l'UART peuvent inverser le sens logique de E/R/Da ou b.

2.11.4 Câbles préfabriqués de liaison réseau RS422 / RS485

Câble TES CI (« Câble Intermédiaire »)



Câble TES CF (« Câble Final »)



NOTA : Veillez au type de signaux gérés par la carte Modbus maître (RS 422 ou RS 485)
 RS 422 : toujours double paire.
 RS 485 : peut être mono ou double paire selon l'implémentation du constructeur.
 Le module de communication du TES gère indifféremment ces 2 types de signaux.

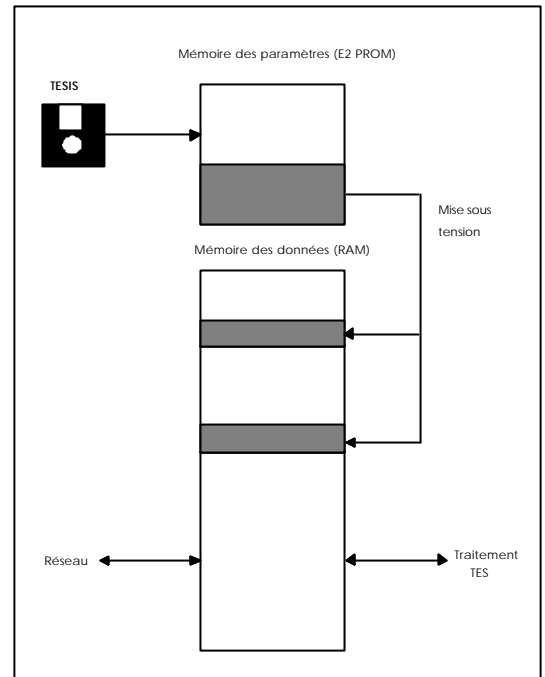
3 Fonctionnalités logicielles

3.1 Principe général – les mémoires du TES

Les TES sont des esclaves Modbus sous le contrôle d'un maître Automate Programmable ou PC.

Vu du maître, un TES se présente comme une mémoire de données locales accessible en lecture ou en écriture par le protocole mais NON sauvegardée à la coupure de l'alimentation.

Le TES possède aussi une mémoire sauvegardée en E2PROM réservée aux paramètres de configuration non accessible par le maître du réseau. La mémoire des paramètres de configuration est chargée au moment de la mise en oeuvre par le logiciel TESIS. A la mise sous tension une partie de son contenu est transférée dans la mémoire de données et peut donc ainsi être modifiée "On Line" (filtrages, replis...)



3.2 Fonctions préprogrammées

3.2.1 Sur les entrées logiques

entrée instantanée :	image logique instantanée de l'état électrique
entrée filtrée :	image logique différée du temps de filtrage
entrée mémorisée :	restitution en temps différé des n changements d'état détectés sur l'entrée filtrée depuis la dernière lecture du maître (il faut n lectures pour les voir tous)
compteur fronts montants :	comptage des fronts montants (sur 32 bits)
compteur fronts descendants :	comptage des fronts descendants
chronomètre état 1 :	durée en 1/10s du dernier état logique 1 (sur 32 bits)
chronomètre état 0 :	durée en 1/10s du dernier état logique 0 (sur 32 bits)
chronomètre cumul états 1 :	durée cumulée en 1/10s des états 1 détectés depuis la mise sous tension du TES
chronomètre cumul états 0 :	idem mais pour les états 0 logiques
détection court circuit ou rupture	surveillance des liaisons TES-capteur sur le TES 32ET-S

3.2.2 Sur les sorties logiques

commande instantanée :	image de l'état logique écrit par le maître
clignotement :	Période paramétrable
position de repli :	Position de repli : 1, à 0 ou inchangé paramétrable
	Durée d'inactivité du réseau au bout de laquelle le TES passe en repli

3.2.3 Sur les entrées analogiques

3.2.3.1 Filtrage des entrées

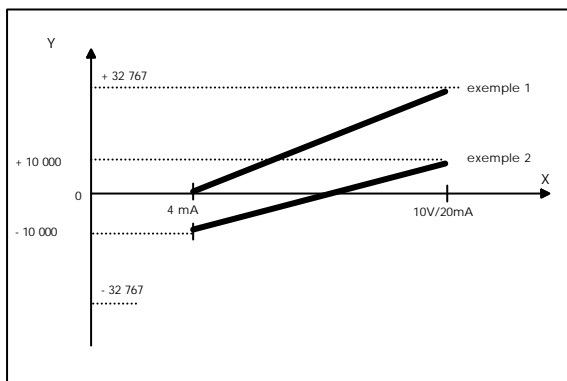
Une entrée filtrée est une moyenne glissante sur les N dernières valeurs acquises.

Si EA est l'entrée analogique instantanée, i le numéro de l'acquisition, la valeur de l'entrée analogique filtrée s'obtient comme suit :

$$X = (EA_i + EA_{i+1} + \dots + EA_{i+N}) / N$$

Nota : le TES acquiert une nouvelle entrée analogique ou commande une sortie analogique toutes les 8ms. Donc pour une entrée, un nouvel échantillon arrive toutes les 32ms sur un TES à 4 voies analogiques et toutes les 64 ms pour un TES à 8 voies analogiques d'entrées ou de sorties.

3.2.3.2 mise à l'échelle



La mise à l'échelle de la forme $Y = aX + b$, où X est la valeur analogique filtrée et Y la valeur numérique, comprise entre -32767 et +32767.

Exemple 1 : utilisation d'un capteur 4-20 ma sur une entrée 0-20 ma

Exemple 2 : lecture directe d'une grandeur physique. Ainsi, en paramétrant par TESIS la correspondance suivante :

4 ma = - 100°C (ou - 10.000 1/100°C)

20 ma = + 100°C (ou + 10.000 1/100°C)

le TES fournit directement la valeur de la température :

ex : 7 ma donnera la valeur arrondie:

-62°C ou -6250 1/100°C.

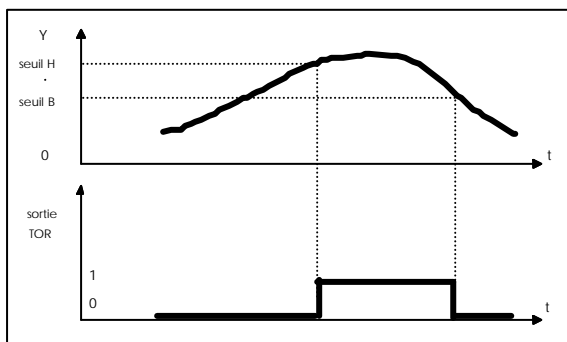
Plus exactement, le TES stocke en mémoire la valeur hexadécimale correspondante, soit FFC2.

3.2.3.3 Historique

L'historique est la mémorisation des 120 dernières valeurs Y (filtrées et mises à l'échelle).

L'historique n'est pas sauvegardé en cas de coupure d'alimentation 24 v.

3.2.3.4 Détection de seuils

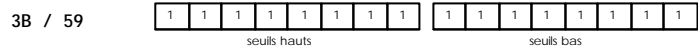


La détection de seuil commande une sortie à 1 (ou à 0) si dépassement vers le haut du seuil haut et à 0 (ou à 1) si dépassement vers le bas du seuil bas.

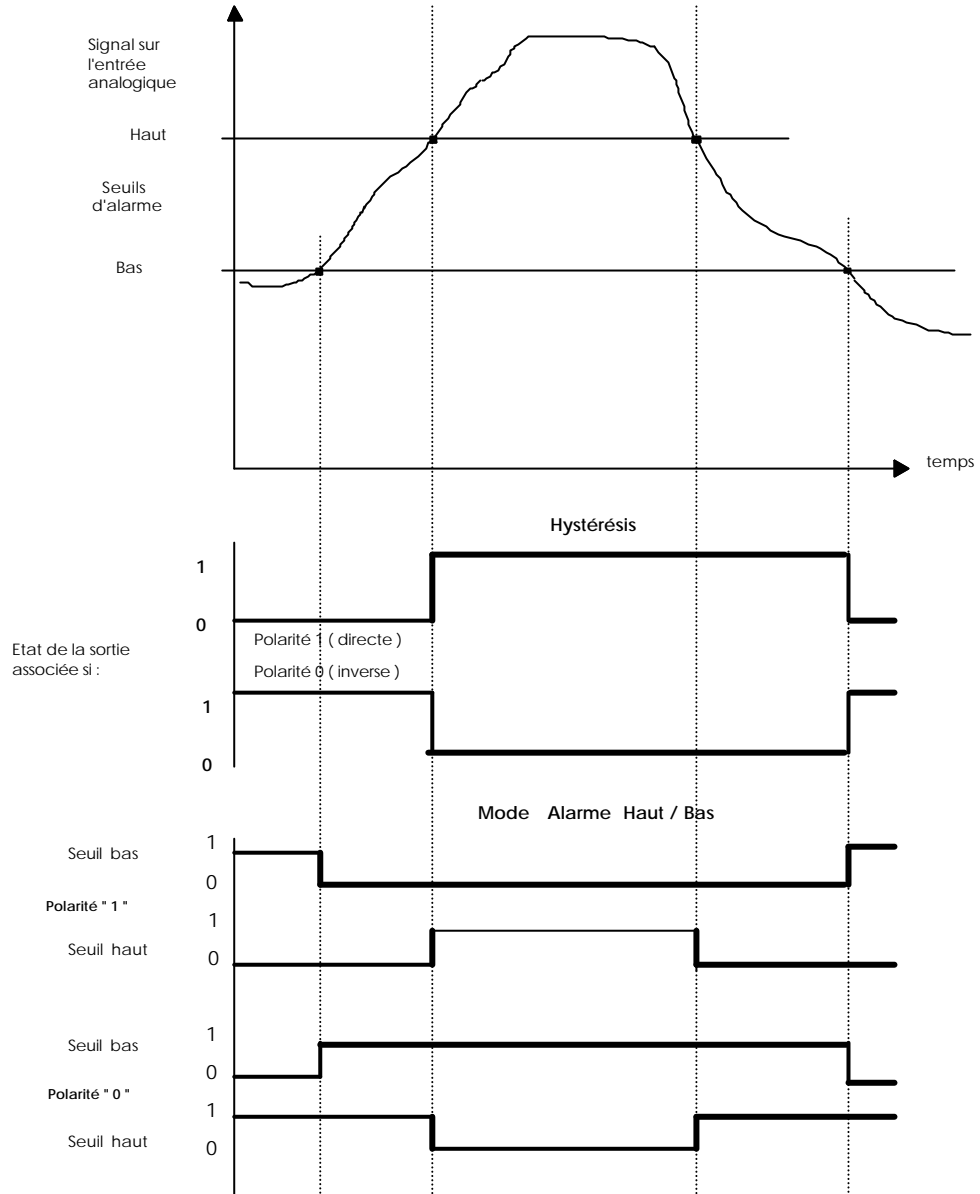
La LED verte associée à l'entrée analogique clignote dès qu'un seuil d'alarme (après filtrage du signal) est dépassé.

3.2.3.5 Fonctionnement des seuils

La polarité des seuils hauts et bas d'une entrée analogique est fixée par le mot 003Bh (0050d)

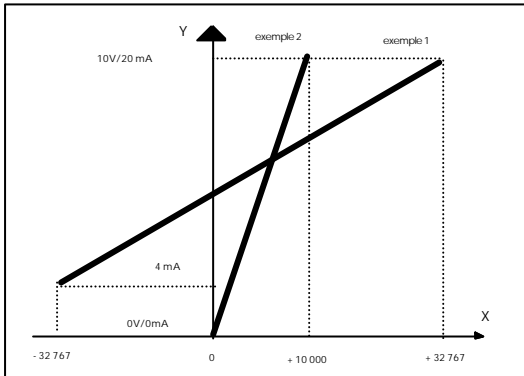


Par défaut le registre 3B (59) est initialisé avec FFFF : toutes les voies agissent en polarité directe
 (le dépassement du seuil met à 1 la sortie logique associée)



3.2.4 Sur les sorties analogiques

3.2.4.1 Mise à l'échelle inverse



La mise à l'échelle inverse est de la forme $Y = aX + b$ où X est la valeur numérique envoyée par le maître et Y la valeur analogique de la sortie du TES.

Exemple 1 : utilisation d'un actionneur en 4-20 ma avec une sortie 0-20 ma.

Exemple 2 : commande d'une sortie à partir d'une valeur numérique exprimant directement une grandeur physique :

1 bar (1000 mb) = 1 Volt

10 bars (10.000 mb) = 10 Volts.

3.2.4.2 Position de repli

La position de repli est un forçage ou non à une valeur analogique de sécurité en cas d'interruption ou de perte (rupture de bus, panne du coupleur maître...) de la communication avec le maître.

3.3 Mise en route de l'atelier TESIS

Pour configurer le TES , il faut

* rassembler le matériel suivant

- un micro ordinateur acceptant MS DOS ou une tâche DOS sous Windows.
- la disquette contenant le logiciel TESIS
- un câble de liaison RS232 entre le port **COM1** du micro-ordinateur et la voie de communication du TES.
- le TES à paramétrer alimenté en 24V

* Relier le TES au micro ordinateur.

Le câblage indiqué utilise la liaison série 1 du TES dont les paramètres de fonctionnement sont figés : protocole MODBUS/JBUS esclave ; 9600 bds ; 8 bits de donnée, parité paire, 1bit de 1 stop, TES = esclave 01.

Reconnaissance automatique par TESIS.

* Relier le TES à l'alimentation 24 V et mettre sous tension. Les voyants verts Pwr et Run sont allumés ; les voyants Wdg (rouge) et Prm (orange) doivent être éteints.

* lancer sous Dos le logiciel de paramétrage TESIS : TESIS (Enter)

TESIS reconnaît automatiquement le TES correctement raccordé et affiche la page écran de saisie des paramètres. Lorsque le TES n'est pas raccordé TESIS affiche le bandeau général de menus principaux.

* Saisir et charger dans l'EEPROM du TES les paramètres d'exploitation (sous menu Ecrire du menu TES : cf ci-dessous)

* Sauvegarder ces paramètres sur disquette ou sur disque dur (sous menu Chemin et Sauver du menu Fichiers : cf ci-dessous)

Nota 1 : Lorsque le PC communique avec le TES, les voyants RX 232 (réception par le TES) et TX 232 (émission par le TES) clignotent. Si TX 232 ne clignote pas, cela signifie que le TES ne comprend pas ce que lui envoie le PC. Vérifier la liaison.

Nota 2 : Il arrive que le voyant RX 485 clignote au rythme des échanges sur la ligne RS 232. Ne pas s'inquiéter : la ligne RS 485 étant en haute impédance dans ce cas précis de mise en oeuvre, les échanges sur la ligne RS 232 induisent des niveaux de tension sur la ligne RS 485 détectables par le récepteur, mais sans effet sur le fonctionnement du TES.

3.4 Fonctionnalités de l'atelier TESIS

3.4.1 Touches actives

F1 valide ou dévalide l'appel du menu des touches actives.

Touches déplacement horizontal/vertical pour choisir les menus et saisir les paramètres.

ESCape fait remonter d'un niveau dans l'organisation des menus.

Enter (ou Retour Chariot) valide le menu ou le paramètre.

Un premier niveau d'aide apparaît automatiquement sur le bandeau supérieur (choix menus) ou en bas d'écran choix des paramètres

PgDn et **PgUp** sont utilisées pour changer de page écran lors de la saisie des paramètres des TES analogiques.

Le numéro de la page est visualisé sur le bandeau supérieur de l'écran.

Raccourcis clavier : tout menu peut être lancé par l'appui de la première lettre de son nom.

3.4.2 Arborescence des menus

Menu d'accueil

Information : version logicielle de TESIS

Quitter : permet de retourner sous DOS

Fichier : permet le transfert entre le TES et les fichiers .TES contenus sur le PC

Charger : Recherche sur disque un fichier .TES pour le charger dans le TES

Sauver : Crée un fichier .TES de sauvegarde sur le PC

Chemin : Indique le répertoire qui contient ou recevra le fichier .TES

TES : le TES doit être raccordé

Lire : les paramètres du TES

Ecrire : les paramètres du TES

Informations : version logicielle du TES

Test des E/S : Lecture et Ecriture répétitive de quelques registres TES via le bus RS 232.

Mot 0 : Bit à 0 : mode fixe de la sortie, Bit à 1 : mode clignotant de la sortie

Mot 1 :

si le Bit correspondant dans le mot 0 est à 0 : mode fixe

alors l'état du bit dans le mot 1 est recopié sur la sortie : 0 = ouvert, 1 = fermé

si le bit correspondant dans le mot 0 est à 1 : mode clignotant

alors Bit 1 à 0 = clignotement de la sortie selon la fréquence 0 (à paramétrer)

Bit 1 à 1 = clignotement de la sortie selon la fréquence 1 (à paramétrer)

Saisie : des paramètres d'exploitation du TES

Tout ou Rien : paramétrage des entrées sorties logiques

Position de repli des sorties Tor : Etats ou valeurs analogiques (à exprimer selon la mise à l'échelle) dans lesquels le TES positionnera ses sorties en cas de perte de liaison série RS 422/485.

Temps d'attente : Durée maximale entre 2 accès du maître sur le même TES via la RS 422/485. La valeur 0 désactive la surveillance de l'activité du maître et donc les positions de repli.

Analogique : paramétrage des entrées sorties analogiques

Correction logicielle : Rattrapage logiciel de l'incertitude liée aux composants (0,5% max) des entrées et des sorties.

Filtrage des entrées analogiques : Nombre d'échantillons pris en compte pour calculer en continu la moyenne glissante de la valeur à l'entrée du TES. La valeur 1 inhibe ce calcul.

Mise à l'échelle / correction :

Si **hors service**,

l'entrée est comprise entre 0 et 1023 points

la sortie est comprise entre 0 et 32767 points

Si **En service**

L'entrée ou la sortie peuvent être entre -32768 et +32767

La mise à l'échelle s'effectue selon une droite définie par 2 points (X0,Y0) et (X1,Y1)

X0 et X1 : nombre de points .

Y0 et Y1 : valeur process (m/s,Deg,Kg,Bars,...) équivalente au nombre de points

Paramètres des sorties réflexes et seuils : Entrer la valeur avec ou sans mise à l'échelle, selon votre choix antérieur la valeur 15 affichée par défaut indique qu'aucune sortie réflexe n'est validée sur l'entrée analogique.

Période de stockage : Les mémoires tampon (Fifo de 120 mots) associées à chaque entrées seront périodiquement rafraîchies par la dernière valeur calculée par le TES.

Positions de repli des sorties analogiques : Etats ou valeurs analogiques (à exprimer selon la mise à l'échelle) dans lesquels le TES positionnera ses sorties en cas de perte de liaison série RS 422/485.

Temps d'attente : Durée maximale entre 2 accès du maître sur le même TES via la RS 422/485. La valeur 0 désactive la surveillance de l'activité du maître et donc les positions de repli.

3.5 Paramètres de configuration

3.5.1 Paramètres de communication

numéro du TES	compris entre 01 et 255
vitesse RS 422/485	9 choix possibles de 150 à 38400 bds
format RS 422/485	données : 7 ou 8 bits parité paire, impaire ou sans bits de stop 1 ou 2
temps d'attente avant mise en repli	de 0 à 9999 dixièmes de seconde. Sur le bus RS 422/485 en cas de silence anormalement long du maître chaque TES positionnera ses sorties TOR et ANA en position de repli. La valeur 0 inhibe la surveillance du réseau RS 422/485.

3.5.2 Paramètres associés aux entrées logiques

temps de filtrage :	temps minimum pendant lequel une entrée doit être à 1 (resp. à 0) pour que le TES la voit effectivement à 1 (à 0). De 0 et 32765 ms, par pas de 5 ms. Si le temps de filtrage vaut 0 l'état filtré est l'état électrique.
---------------------	--

3.5.3 Paramètres associés aux sorties TOR

modes de clignotement	2 fréquences paramétrables. Chacun est caractérisé par la durée de l'état 0 et la durée de l'état 1, de 5 à 32765 ms, par pas de 5 ms.
position de repli sorties réflexe	forçage à l'état 1, à 0 ou un maintien dans l'état (X) Les 4 sorties logiques disponibles sur les TES Analogiques peuvent être associées à des seuils bas et haut détectés par les entrées analogiques du TES.

3.5.4 Paramètres associés aux entrées analogiques

offset et gain : Y1 et Y2 :	pour étalonner la voie, le cas échéant pour calculer A et B, entrer Y1 pour X1 = 0 et Y2 pour X2 = + 32767 (mise à l'échelle).
seuil haut et seuil bas	valeur de ces seuils, exprimés dans l'unité de travail
sortie réflexe :	numéro (de 0 à 3) de la sortie TOR associée à l'entrée ANA, dans le cadre de la détection de seuils
action de la sortie :	1 ou 0 si dépassement vers le haut du seuil haut 0 ou 1 si dépassement du seuil bas vers le bas
N :	nombre d'échantillons considérés pour le calcul de la moyenne glissante.
T :	périodicité d'acquisition en mode historique (120 dernières valeurs) : T = 1 à 32767 s. Si T = 0, le mode historique est inhibé

3.5.5 Paramètres associés aux sorties analogiques

offset et gain : Y1 et Y2 :	pour étalonner la voie, le cas échéant pour calculer A et B, entrer Y1 pour X1 = -32767 et Y2 pour X2 = +32767 (mise à l'échelle)
valeur de repli	la valeur de repli peut être soit une valeur de forçage (à paramétrer) soit XXXXX pour laisser la sortie en l'état au moment du basculement.

4 TES SPECIAUX

4.1 TES MIROIR

Le TES miroir est un maître Modbus dédié à dupliquer très rapidement (- de 15 ms à 38400 bds) et à grande distance (quelques Km) ses Entrées (Sorties) sur les Sorties (Entrées) d'un TES standard. Ses Entrées (Sorties) sont au nombre des Sorties (Entrées) du TES standard associé.

4.1.1 Mise en oeuvre

Paramétrer le TES standard

- esclave no 1
- format de transmission : 8 bits de données, Parité paire, 1 bit stop
- un temps d'attente suffisant seln la vitesse choisie

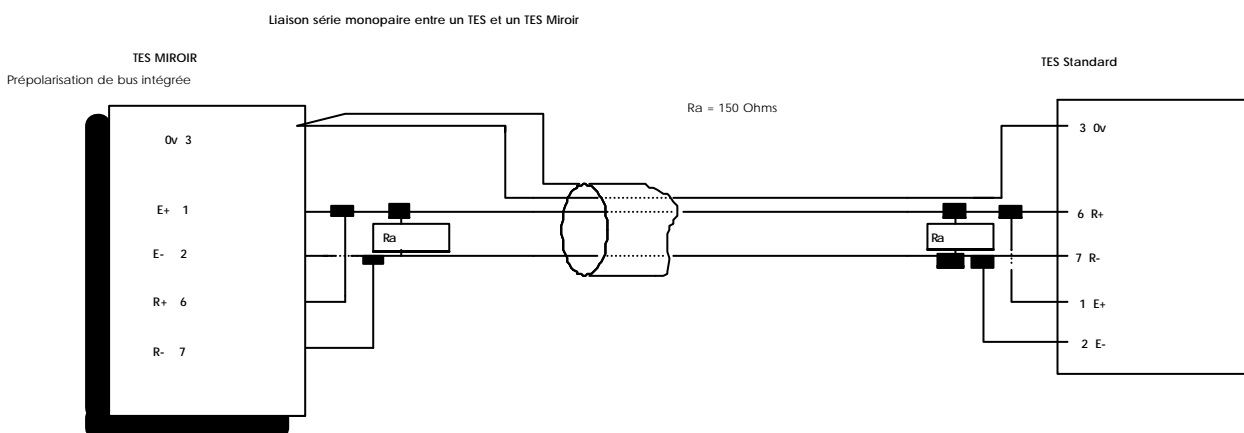
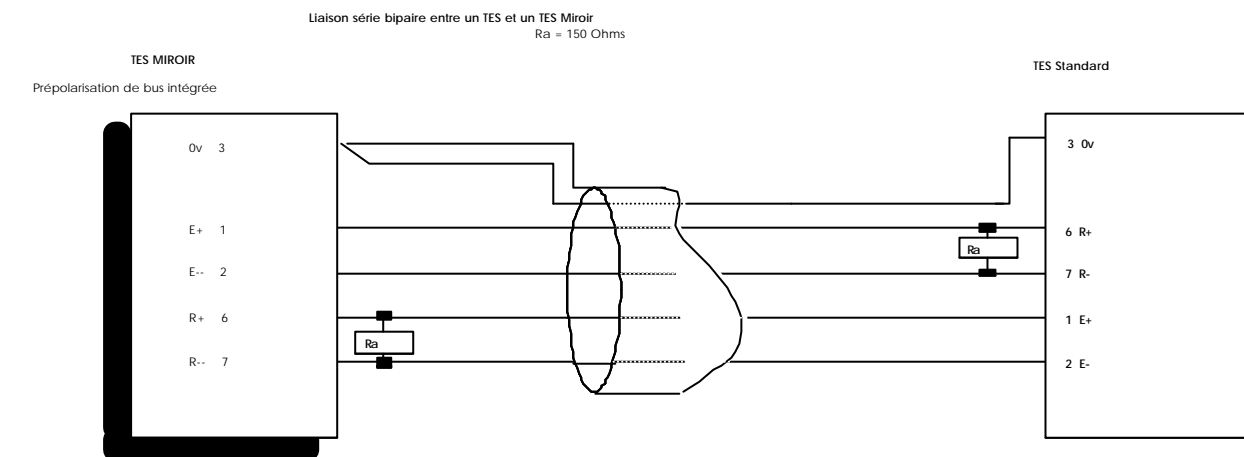
La mise en service du TES MIROIR est alors automatique.

Dès sa mise sous tension le TES MIROIR teste diverses vitesses de communication alternativement sur ses 2 ports de communication RS 422/485 : de 1200 à 38400 Bauds et RS 232 : de 150 à 38400 Bauds **IMPORTANT** : 2 paramètres sont imposés pour le TES standard

Dès que la communication est établie, le TES MIROIR importe les paramètres suivants **Temps d'attente** pour détecter une rupture de la liaison série. Au terme de ce délai d'attente le TES MIROIR activera sa sortie logique Wdg et le TES standard positionnera ses sorties selon la configuration de repli paramétrée avec TESIS.

Durée des filtrages des entrées logiques: le TES MIROIR filtrera ses entrées comme son homologue TES standard.

Voies analogiques : sur le TES analogique standard esclave laisser les paramètres par défaut ; à savoir : entrées 0 = 0, max (10v,20ma) = 1023 / sorties 0 = 0, max = 32767



Les 0 v des liaisons série sont reliés afin d'éliminer les potentiels mode commun.

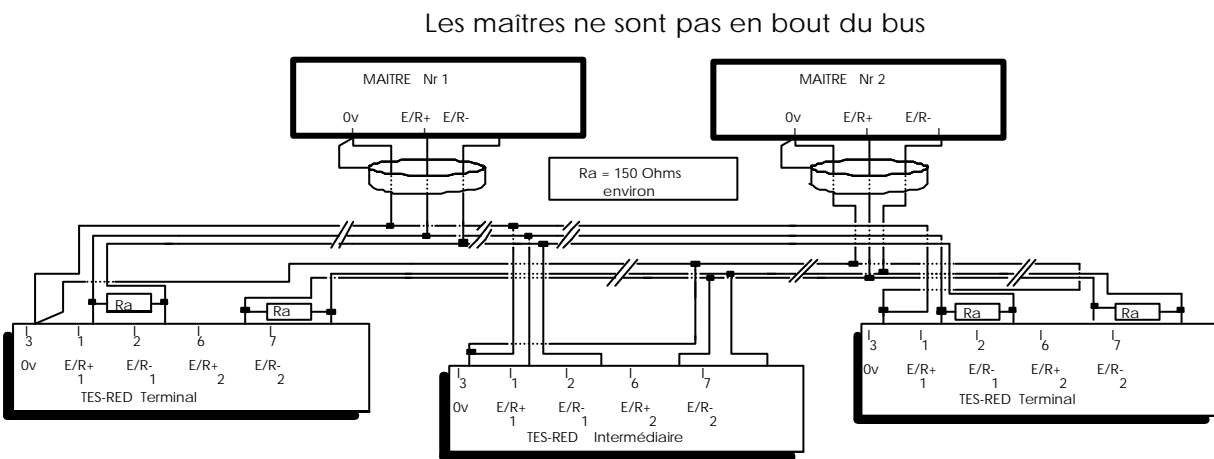
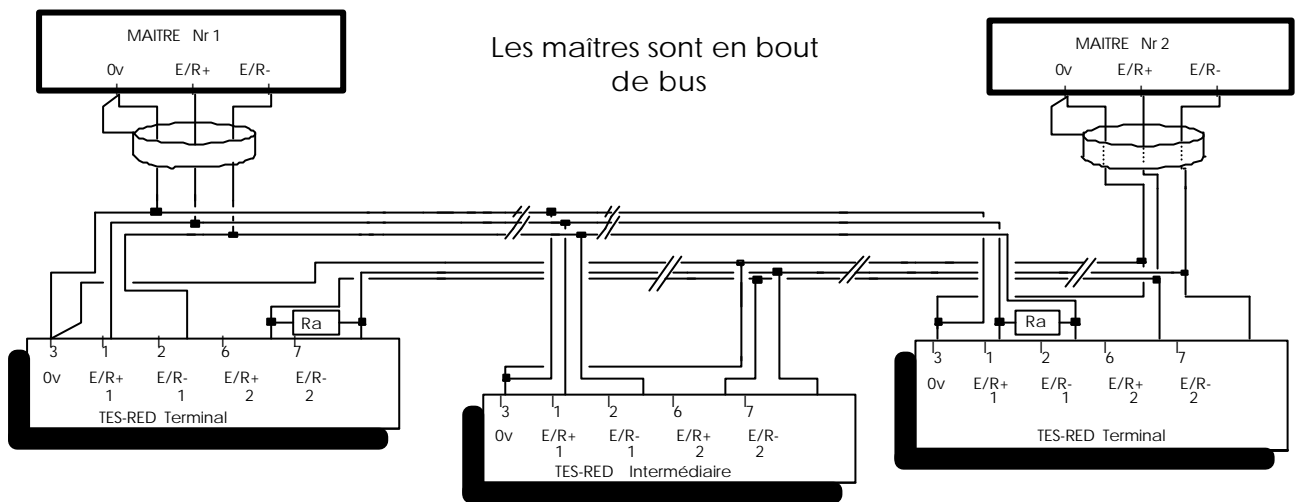
Le TES Miroir assure en interne les prépolarisations (+ et -) du bus. L'adaptation de ligne Ra est impérative à chaque extrémité du bus.

Longueur de la liaison :

A 38400 bauds la liaison a été validée en site industriel à 4500 mètres. Des distances supérieures peuvent être atteintes à la même vitesse ou en déclarant une vitesse inférieure dans le TES standard (un test de validation est cependant recommandé).

4.2 TES - RED : la redondance du bus RS485

Les TES - RED sont utilisés dans les sites à haut degré de fiabilité et de sécurité. Ils minimisent les risques liés à la rupture d'une liaison série (perte du bus ou du maître). Ils permettent à 2 maîtres MODBUS / JBUS non simultanément actifs de disposer au moindre coût du même ensemble d'acquisitions et de télécommandes déportées au travers de 2 bus qui empruntent des cheminements distincts dans l'atelier. Ces TES se paramètrent comme les TES standards ; ils ont aussi le même plan mémoire. Seul le câblage des liaisons séries RS 422 / 485 monopaires est particulier.



4.3 Paramétrages particuliers des voies RS422/485 et RS 232

Certaines applications nécessitent de modifier les paramétrages usine des paramètres de communication, par exemple un TES placé derrière un modem.

4.3.1 Procédure

Utiliser normalement TESIS pour définir les paramètres standards d'exploitation sur le site.
Sauver ces paramètres dans un fichier ASCII xxx.TES grâce au menu SAUVER de TESIS
Ou lire le contenu du TES avec l'utilitaire LEC-TES.exe
Modifier le fichier ASCII avec un éditeur selon les indications ci-dessous
Sauver le fichier xxx.TES sous forme ASCII
Le transférer dans le TES avec l'utilitaire **ECR-TES.exe xxx.TES**

Nota : Le menu Ecrire de TESIS écrase le contenu de la mémoire, il faut refaire cette étape 3) après tout changement de paramètres standards par TESIS.

Couper et remettre l'alimentation du TES qui "bootera" sur le nouveau contenu de l'EEPROM.

Nota : Le port RS 232 est alors configuré comme vous avez souhaité; il n'est plus accessible par TESIS ni par LEC-TES.exe et ECR-TES.exe qui n'utilisent que les paramètres par défaut du port RS 232. Pour retrouver la communication il suffit de relier par un strap la borne Prm du TES à la borne 0V et de refaire une reprise d'alimentation; la reconnaissance de ce strap force les ports RS 232 et RS 422 avec les paramètres par défaut

IMPORTANT : Toute saisie d'un paramètre proscrit (esclave 0 sur port RS 232,...) du port RS 232 ou RS 422 forcera sur ce port l'ensemble des paramètres par défaut .
Si l'alimentation est supérieure à 28 Vcc le TES ne voit pas Prm et maintient donc la configuration des ports de communication (TESIS, LEC-TES et ECR-TES sont inopérants).

4.3.2 Contenu du fichier

Le fichier comporte 65 lignes

Ligne		
1	UU VV	No d'esclave des voies RS232 et RS485
2	W X Y Z	paramètres de la communication RS 422 / 485
. . . .		
32 et 33		Déclaration des entrées de sécurité (cf p 25)
. . . .		
63	FFFF	si = 0000 inhibe, si = FFFF active les chronomètres
64	W' X' Y' Z'	paramètres de la communication RS 232
65	

No esclave

UU est le no esclave sur la RS232 entre 01 et FF
VV est le no esclave sur la RS485 entre 01 et FF

La **Temporisation avant réponse** est codée en hexadécimal par les quartets W et Y à la ligne 2 pour le port RS485 , par les quartets W' et Y' à la ligne 64 pour le port RS232. ATTENTION à la place des quartet dans le mot.

C'est une temporisation en multiple de la base de temps de 10ms

Exemple : Fixer la tempo de la RS232 à 1080 ms
108 bases de temps = 6Ch1, d'où : W' = 6, Y' = C

Le Format de transmission est codé en hexa décimal sur le quartet X pour la RS485 et X' pour la RS232. Le quartet est composé de 4 bits

B1	B2	B3	B4	
		0	0	Parité paire
		0	1	Parité impaire
		1	0	Parité forcée à 0
		1	1	Aucune parité
1	0			1 bit stop
1	1			2 bits stop

La **Vitesse** de transmission en bits / s est codée sur un quartet Z pour la RS485 et Z' pour la RS232

0 = 75 bds	3 = 300 bds	6 = 2400 bds	9 = 19200 bds
1 = 110 bds	4 = 600 bds	7 = 4800 bds	A = 38400 bds
2 = 150 bds	5 = 1200 bds	8 = 9600 bds	

Exemple : RS 232 19200 bds, parité imaire, 2 bits stop, tempo réponse = 1080 ms
 Ligne 64 : W' X' Y' Z' = 6DC9

5 Plan mémoire des TES

5.1 Introduction

Toutes les valeurs échangées avec le maître du réseau sont codées en hexadécimal.

Codage des valeurs analogiques :

- Entrées analogiques entre :
 - 0000 et 03FF (1023) si aucune mise à l'échelle n'a été paramétrée
 - 8000/FFFF (-32768/-1) et 0/7FFF (0/+32767) selon le paramètre de mise à l'échelle dans le cas contraire
- Sorties analogiques entre :
 - 0000 et 7FFF (32787) si aucune mise à l'échelle n'a été paramétrée
 - 8000/FFFF (-32768/-1) et 0/7FFF (0/+32767) selon le paramètre de mise à l'échelle dans le cas contraire

L'indication MP en marge signifie « Mémoire Paramètres » . Ces registres sont initialisés avec les paramètres en EEPROM (chargés par TESIS) à chaque reprise d'alimentation 24 V.

BdT signifie Base de temps.

5.2 Plan mémoire des TES 16 EST, 32 EST, 32 ET, 32 ET-S

5.2.1 Mot d'état général

000h	000d	Mot d'état du TES
------	------	-------------------

Les 8 bits de 0 à 7 de ce mot d'état sont accessible par la fonction Jbus de « lecture rapide de 8bits »

- bit 0 : reprise 24v du TES qui utilise les paramètres chargés par TESIS.
Mis à 1 par le TES, remis à 0 par le maître
- bit 1 : le TES est en position de repli car le maître ne l'interroge plus.
Mis à 1 par le TES, remis à 0 par le maître
- bit 2 : **Pour le TES32EST-S uniquement**, une (au moins) des liaisons de sécurité entre l'un des capteurs et l'une des entrées -S (déclarée) du TES est soit en court circuit soit rompue. Mis à 1 par le TES, remis à 0 par le maître
- bit 3 : le TES a mémorisé au moins 1 changement d'état sur l'une des entrées logiques. Le maître doit alors lire (ou relire) les registres d'entrées mémorisées (mots 1 & 2)
Remis à 0 par le TES dès que le maître à lu tous les changements d'état mémorisés.

5.2.2 Les mots d'états des entrées et sorties logiques

	001h	001d	entrées mémorisées [15..00]
	002h	002d	entrées mémorisées [31..16]
	003h	003d	entrées filtrées [15..00]
	004h	004d	entrées filtrées [31..16]
	005h	005d	entrées directes [15..00]
	006h	006d	entrées directes [31..16]
	007h	007d	état instantanée des sorties [15..00]
	008h	008d	réservé
	009h	009d	réservé
MP	00Ah	010d	durée du filtrage des états 0 des entrées (BdT=5ms)
MP	00Bh	011d	durée du filtrage des états 1 des entrées (BdT=5ms)
	00Ch	012d	mot 0 de commande_sortie : choix des sorties clignotantes
	00Dh	013d	mot 1 de commande_sortie : choix des états fixes 0/1 en C0/C1
MP	00Eh	014d	durée de l'état 1 du clignotement 0 (BdT=5ms)
MP	00Fh	015d	durée de l'état 0 du clignotement 0 (BdT=5ms)
MP	010h	016d	durée de l'état 1 du clignotement 1 (BdT=5ms)
MP	011h	017d	durée de l'état 0 du clignotement 1 (BdT=5ms)

* base de temps : 5 ms

5.2.3 Mots utilisés pour surveiller la liaison RS 422/485 avec le maître.

5.2.3.1 Contrôle de l'activité du maître et positions de repli

MP	012h	018d	masque en OU du mot 0 de commande_sortie
MP	013h	019d	masque en OU du mot 1 de commande_sortie
MP	014h	020d	masque en ET du mot 0 de commande_sortie
MP	015h	021d	masque en ET du mot 1 de commande_sortie
MP	016h	022d	temps maximum séparant les accès du maître
			base de temps = 100 millisecondes

5.2.3.2 Contrôle de la qualité des liaisons séries

5.2.3.2.1 Compteurs de diagnostic de la liaison RS 485

017h	023d	nombre de réponses d'exception renvoyées par le TES
018h	024d	nombre de réponses « Esclave non prêt » renvoyées par le TES
019h	025d	nombre de trames correctement exécutées par le TES
01Ah	026d	nombre de trames reçues avec erreurs de CRC16
01Bh	027d	nombre de caractères erronés reçus par le TES
01Ch	028d	nombre de trames reçues sans erreur
01Dh	029d	bus bipaire : trames non traitées par défaut du temps de silence
		bus monopaire : idem ou réponses émises par les autres esclaves

5.2.3.2.2 Compteurs de diagnostic de la liaison RS 232

01Eh	030d	nombre de réponses d'exception renvoyées par le TES
01Fh	031d	nombre de réponses esclaves non prêt renvoyées par le TES
020h	032d	nombre de trames reçues par le TES et correctement exécutées
021h	033d	nombre de trames reçues par le TES avec des erreurs de CRC16
022h	034d	nombre de caractères erronés reçus par le TES
023h	035d	nombre de trames reçues sans erreur
024h	036d	trames interrompues par non respect des temps de silence

A partir de cette adresse, les demandes de lecture (ou d'écriture) du maître peuvent être occasionnellement refusées par le TES qui répond " esclave non prêt" ; ceci préserve la cohérence des informations (codées sur 32 bits) dont le TES gère le décalage périodique dans les mémoires tampons.

5.2.4 Les compteurs des voies logiques

5.2.4.1 Compteur des fronts montants (après filtrage) : Poids fort / Poids faible

	025h / 026h	037d / 038d	compteur des fronts montants entrée No 0
	027h / 028h	039d / 040d	compteur des fronts montants entrée No 1
	029h / 02Ah	041d / 042d	compteur des fronts montants entrée No 2

<u>TES 16 EST</u>	033h / 034h	051d / 052d	compteur des fronts montants entrée No 7
	035h / 036h	053d / 054d	compteur des fronts montants entrée No 8

<u>TES 32 EST</u>	043h / 044h	067d / 068d	compteur des fronts montants entrée No 15
	045h / 046h	069d / 070d	compteur des fronts montants entrée No 16
	047h / 048h	071d / 072d	compteur des fronts montants entrée No 17

	053h / 054h	083d / 084d	compteur des fronts montants entrée No 23

<u>TES 32 ET</u>	063h / 064h	099d / 100d	compteur des fronts montants entrée No 31

5.2.4.2 Compteurs des fronts descendants (après filtrage) : Poids fort / Poids faible

	065h / 066h	101d / 102d	compteur fronts descendants entrée No 0
	067h / 068h	103d / 104d	compteur fronts descendants entrée No 1

<u>TES 16 EST</u>	073h / 074h	115d / 116d	compteur fronts descendants entrée No 7
	075h / 076h	117d / 118d	compteur fronts descendants entrée No 8

<u>TES 32 EST</u>	083h / 084h	131d / 132d	compteur fronts descendants entrée No 15
	085h / 086h	133d / 134d	compteur fronts descendants entrée No 16

	0A1h / 0A2h	161d / 162d	compteur fronts descendants entrée No 30
<u>TES 32 ET</u>	0A3h / 0A4h	163d / 164d	compteur fronts descendants entrée No 31

5.2.5 Les chronomètres

Les adresses sont rangées en « Poids fort / poids faible »
La base de temps est de 100 ms .

5.2.5.1 les chronomètres des états 1 courants

	0A5h / 0A6h	165d / 166d	durée de l'état 1 de l'entrée No 0 (BdT=100ms)
	0A7h / 0A8h	167d / 168d	durée de l'état 1 de l'entrée No 1 (BdT=100ms)

TES 16 EST	0B3h / 0B4h	179d / 180d	durée de l'état 1 de l'entrée No 7 (BdT=100ms)
	0B5h / 0B6h	181d / 182d	durée de l'état 1 de l'entrée No 8 (BdT=100ms)

TES 32 EST	0C3h / 0C4h	195d / 196d	durée de l'état 1 de l'entrée No 15 (BdT=100ms)
	0C5h / 0C6h	197d / 198d	Durée de l'état 1 de l'entrée No 16 (BdT=100ms)

TES 32 ET	0E3h / 0E4h	227d / 228d	durée de l'état 1 de l'entrée No 31 (BdT=100ms)

5.2.5.2 Chronomètres des états 0 courants

	0E5h / 0E6h	229d / 230d	durée de l'état 0 de l'entrée No 0 (BdT=100ms)
	0E7h / 0E8h	231d / 232d	durée de l'état 0 de l'entrée No 1 (BdT=100ms)

TES 16 EST	0F3h / 0F4h	243d / 244d	durée de l'état 0 de l'entrée No 7 (BdT=100ms)
	0F5h / 0F6h	245d / 246d	durée de l'état 0 de l'entrée No 8 (BdT=100ms)

TES 32 EST	103h / 104h	259d / 260d	durée de l'état 0 de l'entrée No 15 (BdT=100ms)
	105h / 106h	261d / 262d	durée de l'état 0 de l'entrée No 16 (BdT=100ms)

TES 32 ET	123h / 124h	291d / 292d	durée de l'état 0 de l'entrée No 31 (BdT=100ms)

5.2.6 Les chronomètres totalisateurs des entrées logiques

La base de temps est de 100ms

5.2.6.1 Durées cumulées des états à 1

125h / 126h	293d / 294d	durée cumulée des états 1 de l'entrée No 0 (BdT=100ms)
127h / 128h	295d / 296d	durée cumulée des états 1 de l'entrée No 1 (BdT=100ms)
...
163h / 164h	355d / 356d	durée cumulée des états 1 de l'entrée No 31 (BdT=100ms)

5.2.6.2 Durées cumulées des états à 0

165h / 166h	357d / 358d	durée cumulée des états 0 de l'entrée No 0 (BdT=100ms)
167h / 168h	359d / 360d	durée cumulée des états 0 de l'entrée No 1 (BdT=100ms)
...	...	pour entrée No X a1 = 357 + 2 x a2 = 358 + 2 x
1A3h / 1A4h	419d / 420d	durée cumulée des états 0 de l'entrée No 31 (BdT=100ms)

5.2.7 Registres spécifiques au TES 32ET-S : détection fils coupés et en court circuit

CC = Court Circuit entre le capteur câblé sécurité (R+r) et le bornier du TES

CO = **Circuit Ouvert** entre le capteur câblé sécurité (R+r) et le bornier du TES

	1A5h	421d	Mot de 16 bits CC des entrées E1 à E16 Bit i=1 -> Ei en CC
	1A6h	422d	Mot de 16 bits CC des entrées E17 à E32
	1A7h	423d	Mot de 16 bits CO des entrées E1 à E16 Bit i=1 -> Ei coupé
	1A8h	424d	Mot de 16 bits CO des entrées E17 à E32
	1A9h	425d	Mot de 16 bits défaut CO ou CC E1 à E16
	1AAh	426d	Mot de 16 bits défaut CO ou CC E17 à E32
MP	1ABh	427d	Bits de connexion : permettent de déclarer les entrées Ei qui sont câblées en mode sécurité : bit i = 1 : Ei est câblée en sécurité (r + R) bit i = 0 : Ei non câblée / câblée standard
MP	1ACh	428d	

5.3 Plan mémoire du TES 32 ST

5.3.1 Mot d'état

000h	000d	status du TES
------	------	---------------

A l'initialisation, le TES met le bit 0 à 1. Ce bit peut être remis à 0 par le maître après surveillance. Bit 1 à 1 signifie que le TES est dans une phase de repli à la suite de dépassement du temps maximum d'interrogation du maître.

5.3.2 Etats et pilotage des sorties

	001h	001d	état instantané des sorties [15..00]
	002h	002d	état instantané des sorties [31..16]
	003h	003d	choix des sorties clignotantes Cx [15..00]
	004h	004d	choix des sorties clignotantes Cx [31..16]
	005h	005d	commande-sortie [15..00] fixe à 1/0 ou mode C1/C0
	006h	006d	commande-sortie [31..16] fixe à 1/0 ou mode C1/C0
MP	007h	007d	durée de l'état 1 du clignotement C0 (BdT=5ms)
MP	008h	008d	durée de l'état 0 du clignotement C0 (BdT=5ms)
MP	009h	009d	durée de l'état 1 du clignotement C1 (BdT=5ms)
MP	00Ah	010d	durée de l'état 0 du clignotement C1 (BdT=5ms)
	00Bh	00011d	non utilisé
	00Ch	00012d	non utilisé
	00Dh	00013d	non utilisé

5.3.3 Mots utilisés pour la surveillance de la communication de la RS 485

MP	00Eh	014d	masque en OU du mot 0 de commande sortie sortie [15..00]
MP	00Fh	015d	masque en OU du mot 0 de commande sortie sortie [31..16]
MP	010h	016d	masque en OU du mot 1 de commande sortie sortie [15..00]
MP	011h	017d	masque en OU du mot 1 de commande sortie sortie [31..16]
MP	012h	018d	masque en ET du mot 0 de commande sortie sortie [15..00]
MP	013h	019d	masque en ET du mot 0 de commande sortie sortie [31..16]
MP	014h	020d	masque en ET du mot 1 de commande sortie sortie [15..00]
MP	015h	021d	masque en ET du mot 1 de commande sortie sortie [31..16]
MP	016h	022d	temps d'attente max (BdT= 100 ms)

5.3.4 Compteurs de diagnostic de la liaison série RS 422 / 485

	017h	023d	nombre de réponses d'exception renvoyées par le TES
	018h	024d	nombre de réponses « esclave non prêt » renvoyées par le TES
	019h	025d	nombre de trames correctement exécutées par le TES
	01Ah	026d	nombre de trames reçues par le TES avec des erreurs CRC16
	01Bh	027d	nombre de caractères erronés reçus par le TES
	01Ch	028d	nombre de trames émises sans erreur par le maître
	01Dh	029d	bus bipaire : trames non traitées par défaut du temps de silence bus monopaire : idem ou réponses émises par les autres esclaves

5.3.5 Compteurs de diagnostic de la liaison RS 232

	01Eh	030d	nombre de réponses d'exception renvoyées par le TES
	01Fh	031d	nombre de réponses « esclave non prêt » renvoyées par le TES
	020h	032d	nombre de trames correctement exécutées par le TES
	021h	033d	nombre de trames reçues avec des erreurs de CRC16
	022h	034d	nombre de caractères erronés reçus par le TES
	023h	035d	nombre de trames reçues sans erreur
	024h	036d	trames interrompues par non respect des temps de silence

5.4 Plan mémoire des TES 4EA, 4SA, 8EA, 8ESA, 8SA-U

5.4.1 Mot d'état du TES analogique

Les 8 bits 0 à 7 sont accessibles en Jbus par la fonction « lecture rapide de 8 bits »

000h	000d	status général du TES
------	------	-----------------------

Le status du TES résume l'état général du TES et de son environnement à l'instant de la lecture du maître.

- bit 0 à 1 : Le TES est passé par une phase d'initialisation (reprise secteur).
- bit 1 à 1 : Le TES est en position de repli par suite de non communication sur la liaison série RS 485. Les bits 0 et 1 seront remis à 0 lors du premier échange du maître Modbus/Jbus.
- bit 3 à 1 : le TES a mémorisé au moins 1 changement d'état sur l'une des entrées logiques. le maître doit alors lire (ou relire) le registre d'entrées mémorisées (mots 2)
- bit 3 à 0 : remis à 0 par le TES dès que le maître a lu tous les changements d'état mémorisés.
- bit 6 : Une des entrées analogiques est en alarme bas le "OU" des bits 4 des status des voies analogiques.
- bit 7 : Une des entrées analogiques est en alarme haut le "OU" des bits 5 des status des voies analogiques.

Les bits 6 et 7 seront remis à 0 par le maître qui lira ensuite les registres 11d à 18d pour avoir plus d'informations pour chaque entrée analogique.

5.4.2 Entrées TOR

001h	001d	entrées TOR filtrées [3..0]
002h	002d	entrées TOR mémorisées [3..0]

5.4.3 Entrées Analogiques

003h	003d	entrée analogique No 0
004h	004d	entrée analogique No 1
005h	005d	entrée analogique No 2
006h	006d	entrée analogique No 3
007h	007d	entrée analogique No 4
008h	008d	entrée analogique No 5
009h	009d	entrée analogique No 6
00Ah	010d	entrée analogique No 7

5.4.4 Etat des voies analogiques

- bit 1 à 1 : voie en position de repli (sortie analogique)
- bit 4 à 1 : seuil bas sur entrée analogique
- bit 5 à 1 : seuil haut sur entrée analogique

00Bh	011d	Etat de la voie No 0
00Ch	012d	Etat de la voie No 1
00Dh	013d	Etat de la voie No 2
00Eh	014d	Etat de la voie No 3
00Fh	015d	Etat de la voie No 4
010h	016d	Etat de la voie No 5
011h	017d	Etat de la voie No 6
012h	018d	Etat de la voie No 7

5.4.5 Commande des sorties TOR

013h	019d	commande des sorties TOR [3..0]
------	------	----------------------------------

choix sortie fixe ou clignotante : bits 11-08
commande des états des sorties : bits 03-00

Nota : Une sortie logique associée à un seuil d'alarme d'entrée ne peut plus être pilotée par le maître.

5.4.6 Commande des sorties analogiques

014h	020d	sortie analogique No 0
015h	021d	sortie analogique No 1
016h	022d	sortie analogique No 2
017h	023d	sortie analogique No 3
018h	024d	sortie analogique No 4
019h	025d	sortie analogique No 5
01Ah	026d	sortie analogique No 6
01Bh	027d	sortie analogique No 7

Attention : les 4 sorties analogiques d'un TES 8 ESA sont les sorties No° 4, 5, 6 et 7.

5.4.7 Variables diverses TOR

	01Ch	028d	Bits 0 à 3 : entrées réelles (non filtrées) Bits 8 à B : sorties réelles
MP	01Dh	029d	temps de filtrage des niveaux 0 entrées TOR (BdT=5ms)
MP	01Eh	030d	temps de filtrage des niveaux 1 entrées TOR (BdT=5ms)
MP	01Fh	031d	durée de l'état 1 du mode clignotement mode° 0 (BdT=5ms)
MP	020h	032d	durée de l'état 0 du mode clignotement mode° 0 (BdT=5ms)
MP	021h	033d	durée de l'état 1 du mode clignotement mode° 1 (BdT=5ms)
MP	022h	034d	durée de l'état 0 du mode clignotement mode° 1 (BdT=5ms)

5.4.8 les valeurs des seuils sur les entrées analogiques

MP	023h	035d	seuil bas de l'entrée analogique No 0
MP	024h	036d	seuil bas de l'entrée analogique No 1
MP	025h	037d	seuil bas de l'entrée analogique No 2
MP	026h	038d	seuil bas de l'entrée analogique No 3
MP	027h	039d	seuil bas de l'entrée analogique No 4
MP	028h	040d	seuil bas de l'entrée analogique No 5
MP	029h	041d	seuil bas de l'entrée analogique No 6
MP	02Ah	042d	seuil bas de l'entrée analogique No 7

MP	02Bh	043d	seuil haut de l'entrée analogique No 0
MP	02Ch	044d	seuil haut de l'entrée analogique No 1
MP	02Dh	045d	seuil haut de l'entrée analogique No 2
MP	02Eh	046d	seuil haut de l'entrée analogique No 3
MP	02Fh	047d	seuil haut de l'entrée analogique No 4
MP	030h	048d	seuil haut de l'entrée analogique No 5
MP	031h	049d	seuil haut de l'entrée analogique No 6
MP	032h	050d	seuil haut de l'entrée analogique No 7

5.4.9 les sorties logiques associées aux seuils

Chaque mot ci-dessous contient sur un octet chacun les no (compris entre 0 et 3) des 2 sorties logiques associées au seuil haut et bas de chaque entrée analogique. En dehors de ces bornes aucune sortie n'est commandée.

MP	033h	051d	Sorties associées à l'entrée Analogique No 0
MP	034h	052d	Sorties associées à l'entrée Analogique No 1
MP	035h	053d	Sorties associées à l'entrée Analogique No 2
MP	036h	054d	Sorties associées à l'entrée Analogique No 3
MP	037h	055d	Sorties associées à l'entrée Analogique No 4
MP	038h	056d	Sorties associées à l'entrée Analogique No 5
MP	039h	057d	Sorties associées à l'entrée Analogique No 6
MP	03Ah	058d	Sorties associées à l'entrée Analogique No 7

5.4.10 Polarité des sorties logiques associées aux seuils

Deux bits par entrée :

-bit 0 à 7 pour les seuils bas de chaque entrée analogique (No 0 à 7).

- bit 8 à 15 pour les seuils hauts de chaque entrée analogique (No 0 à 7).

L'état du bit = polarité de la sortie logique.

Si bit = 1 : le dépassement de seuil met à 1 la sortie logique.

Si bit = 0 : le dépassement de seuil met à 0 la sortie logique.

03Bh	059d	polarité des sorties logiques commandées par les seuils bas et haut des entrées analogiques
------	------	---

5.4.11 Les positions de repli des sorties

5.4.11.1 Temps d'attente.

MP	03Ch	060d	temps maximum (en dixièmes de seconde) séparant deux interrogations du maître sur la liaison série RS485
----	------	------	--

5.4.11.2 Sorties logiques

MP	03Dh	061d	position de repli ; mot de commande des 4 sorties TOR
----	------	------	---

La répartition des bits dans la position de repli du mot de commande des sorties TOR est la même que dans le mot de commande sortie TOR.

Nota : Si une sortie logique est associée à un seuil d'alarme, elle ne basculera pas en position de repli.

5.4.11.3 Sorties analogiques

MP	03Eh	062d	repli de la sortie analogique No 0
MP	03Fh	063d	repli de la sortie analogique No 1
MP	040h	064d	repli de la sortie analogique No 2
MP	041h	065d	repli de la sortie analogique No 3
MP	042h	066d	repli de la sortie analogique No 4
MP	043h	067d	repli de la sortie analogique No 5
MP	044h	068d	repli de la sortie analogique No 6
MP	045h	069d	repli de la sortie analogique No 7

Rappel : TES 8 ESA : la première des 4 sorties analogiques est la sortie No° 4

MP	046h	070d	autorisation de repli des sorties analogiques : un bit par sortie
----	------	------	---

5.4.12 Surveillance des réseaux

5.4.12.1 Compteurs de diagnostic de la liaison RS 485

047h	071d	nombre de réponses d'exception renvoyés par le TES
048h	072d	nombre de réponses esclaves non prêt renvoyés par le TES
049h	073d	nombre de demandes reçues par le TES et correctement exécutées
04Ah	074d	nombre de demande reçue par le TES avec des erreurs de CRC16
04Bh	075d	nombre de caractères erronés reçus par le TES
04Ch	076d	nombre de trames émises sans erreur par le maître
04Dh	077d	bus bipaire : trames non traitées par défaut du temps de silence bus monopaire : idem ou réponses émises par les autres esclaves

5.4.12.2 Compteurs de diagnostic de la liaison RS 232

04Eh	078d	nombre de réponses d'exception renvoyés par le TES
04Fh	079d	nombre de réponses esclaves non prêt renvoyé par le TES
050h	080d	nombre de trames reçue et correctement exécutées par le TES
051h	081d	nombre de demande reçue par le TES avec des erreurs de CRC16
052h	082d	nombre de caractères erronés reçus par le TES
053h	083d	nombre de trames reçue sans erreur
054h	084d	trames interrompues par non respect des temps de silence

5.4.13 Mémoires tampons analogiques

MP	055h	085d	période du stockage : entrées analogiques (BdT= 1s)
----	------	------	---

A partir de cette adresse, les demandes de lecture (ou d'écriture) du maître peuvent être occasionnellement refusées par le TES qui répond " esclave non prêt" ; ceci préserve la cohérence des informations (codées sur 32 bits) dont le TES gère le décalage périodique dans les mémoires tampons.

056h	086d	Réservé
057h	087d	120 dernières valeurs de l'entrée analogique No 0
0CEh	206d	
0CFh	207h	Réservé
0D0h	208d	120 dernières valeurs de l'entrée analogique No 1
147h	327d	
148h	328d	Réservé
149h	329d	120 dernières valeurs de l'entrée analogique No 2
1C0h	448d	
1C1h	449d	Réservé
1C2h	450d	120 dernières valeurs de l'entrée analogique No 3
239h	569d	
23Ah	570d	Réservé
23Bh	571d	120 dernières valeurs de l'entrée analogique No 4
262h	690d	
263h	691d	Réservé
264h	692d	120 dernières valeurs de l'entrée analogique No 5
32Bh	811d	
32Ch	812d	Réservé
32Dh	813d	120 dernières valeurs de l'entrée analogique No 6
3A4h	932d	
3A5h	933d	Réservé
3A6h	934d	120 dernières valeurs de l'entrée analogique No 7
41Dh	1053d	
41Eh	1054d	Réservé

5.4.14 Compteurs des changements d'état sur les entrées TOR

Les compteurs enregistrent les changements d'état des entrées filtrées. Poids fort/Poids faible

41Fh 420h	1055d 1056d	compteur des fronts montants entrée No 0
421h 422h	1057d 1058d	compteur des fronts montants entrée No 1
423h 424h	1059d 1060d	compteur des fronts montants entrée No 2
425h 426h	1061d 1062d	compteur des fronts montants entrée No 3
427h 428h	1063d 1064d	compteur des fronts descendants entrée No 0
429h 42Ah	1065d 1066d	compteur des fronts descendants entrée No 1
42Bh 42Ch	1067d 1068d	compteur des fronts descendants entrée No 2
42Dh 42Eh	1069d 1070d	compteur des fronts descendants entrée No 3

5.4.15 Les chronomètres des entrées logiques

Les variables sont sur 32 bits : poids fort/poids faible. La base de temps est de 100 millisecondes. Les entrées mesurées sont les entrées **filtrées**.

5.4.15.1 Durée de l'état courant des entrées ToR filtrées

42Fh 430h	1071d 1072d	durée de l'état 1 de l'entrée No° 0 (BdT=100ms)
431h 432h	1073d 1074d	durée de l'état 1 de l'entrée No° 1 (BdT=100ms)
433h 434h	1075d 1076d	durée de l'état 1 de l'entrée No° 2 (BdT=100ms)
435h 436h	1077d 1078d	durée de l'état 1 de l'entrée No° 3 (BdT=100ms)
437h 438h	1079d 1080d	durée de l'état 0 de l'entrée No° 0 (BdT=100ms)
439h 43Ah	1081d 1082d	durée de l'état 0 de l'entrée No° 1 (BdT=100ms)
43Bh 43Ch	1083d 1084d	durée de l'état 0 de l'entrée No° 2 (BdT=100ms)
43Dh 43Eh	1085d 1086d	durée de l'état 0 de l'entrée No° 3 (BdT=100ms)

5.4.15.2 Durées cumulées des états des entrées TOR filtrées

43Fh 440h	1087d 1088h	états 1 de l'entrée No 0 (BdT=100ms)
441h 442h	1089d 1090d	états 1 de l'entrée No 1
443h 444h	1091d 1092d	états 1 de l'entrée No 2
445h 446h	1093d 1094d	états 1 de l'entrée No 3
447h 448h	1095d 1096d	états 0 de l'entrée No 0
449h 44Ah	1097d 1098d	états 0 de l'entrée No 1
44Bh 44Ch	1099d 1100d	états 0 de l'entrée No 2
44Dh 44Eh	1101d 1102d	états 0 de l'entrée No 3

6 Le protocole Modbus

6.1 Généralités

Le protocole MODBUS mode RTU (binaire) de GOULD MODICON est un protocole de type maître esclave (1 seul maître par réseau). Le protocole JBUS d'APRIL est compatible, pour ce qui concerne les TES, avec le protocole MODBUS.

6.1.1 Codes fonctions

Lecture n bits = 01 et 02,
Ecriture 1 bit = 05,
Ecriture n bits = 0F
Lecture n mots = 03,
Ecriture n mots = 10h
Ecriture 1 mot = 06
Lecture rapide de 8 bits = 07.

TES accepte les écritures en mode diffusion : écritures dans l'esclave No 0

6.1.2 Adressage

Adressage mot

La mémoire TES est une suite de mots de 16 bits à partir de l'adresse 0.
L'adresse dans la trame est égale à l'adresse logique, comme Jbus.

Nota : Les adresses manipulées par les coupleurs MODBUS sont incrémentées de 1 par rapport aux adresses réellement transmises sur la ligne.

Exemple :

adresse programme si coupleur MODBUS : 0002 / adresse présente dans la trame : 0001

Adressage bit

Adresse bit i dans un mot j = $j \times 10h + i$

Exemple : l'adresse du bit D dans le mot 7A est 7AD

6.1.3 Description des échanges

Les échanges se font à l'initiative du maître, qui émet sa demande ; lorsque l'esclave destinataire l'a comprise, il renvoie sa réponse.

Chaque message ou trame contient 4 types d'information :

- Le numéro de l'esclave (1 octet), qui désigne le destinataire de la demande (trame de demande) ou l'émetteur de la réponse (trame de réponse).
- Le code fonction (1 octet), qui sélectionne une commande (lecture ou écriture) et permet de vérifier si la réponse est correcte.
- Le champ d'information (p octets) qui contient les paramètres liés à la fonction.
- Le mot de contrôle (2 octets), qui sert à la détection des erreurs de transmission. Il est calculé sur 16 bits, à partir de tous les octets de la trame émise ou reçue, sauf bien entendu les 2 octets de contrôle.

Toutes les informations sont codées en hexadécimal.

6.2 Structure des trames

6.2.1 Fonction lecture n mots

Structure des trames véhiculées par le réseau Modbus/Jbus :

Trame de question

Nq = 8

01 à FF	03 ou 04	[2 octets] PF pf	[2 octets] PF pf	[2 octets] pf PF
numéro esclave	code fonction	adresse du 1er mot	nombre de mots à lire	CRC 16

Trame de réponse

Nr = 5 + 2n

01 à FF	03 ou 04	[1 octet]	[2 octets] PF pf	-----	[2 octets] PF pf	[2 octets] pf PF
numéro esclave	code fonction	nbre d'octets	valeur du 1er mot lu		valeur du dernier mot lu	CRC 16
		←-----n mots ou 2n octets----->				

6.2.2 Fonction écriture n mots

Trame de question

Nq = 9 + 2n

01 à FF	10	[2 octets] PF pf	[2 octets] PF pf	[1 octet] pf	[2 octets] PF pf	-----	[2 octets] PF pf	[2 octets] pf PF
numéro esclave	code fonction	adresse 1er mot	nbre mots à écrire	nbre d'octets à écrire (1)	valeur du 1er mot		valeur du dernier mot	CRC 16
					(1) = 2x nombre de mots à écrire			

Trame de réponse

Nr = 8

01 à FF	10	[2 octets] PF pf	[2 octets] PF pf	[2 octets] pf PF
numéro esclave	code fonction	adresse 1er mot	nbre mots à écrire	CRC 16

6.2.3 Fonction écriture 1 mot

Trame de question

Nq = 8

01 à FF	6	[2 octets] PF pf	[2 octets] PF pf	[2 octets] pf PF
numéro esclave	code fonction	adresse 1er mot	nbre mots à écrire	CRC 16

Trame de réponse

Nr = 8

01 à FF	6	[2 octets] PF pf	[2 octets] PF pf	[2 octets] pf PF
numéro esclave	code fonction	adresse mot	valeur mot écrit	CRC 16

6.2.4 Fonction lecture n Bits

Trame de question

Nq = 8

[1 octet] 01 à FF	[1 octet] 1 ou 2	[2 octets] PF pf	[2 octets] 1 à 2000	[2 octets] pf PF
No esclave	Fonction	Adresse du 1er bit	Nombre de bits	CRC 16

Trame de réponse

Nr = 5 + n/8

[1 octet] No esclave	[1 octet] 1 ou 2	[1 octet] Nbre octets lus	... 1er octet lu	[n octets]	... dernier octet lu	[2 octets] CRC 16
----------------------------	---------------------	---------------------------------	------------------------	------------	----------------------------	----------------------

6.2.5 Fonction écriture n bits

Trame de question						Nq = 9 + n/8
[1 octet] No esclave	[1 octet] 0F	[2 octets] adresse 1er bit à forcer	[2 octets] nombre de bits à forcer	[1 octet] nombre d'octets à forcer	[n octets] valeur des bits à forcer	[2 octets] CRC 16 pf PF

Trame de réponse					Nr = 8
[1 octet] No esclave	[1 octet] 0F	[2 octets] adresse 1er bit forcé	[2 octets] nombre de bits forcés	[2 octets] CRC 16 pf PF	

6.2.6 Fonction lecture rapide de 8 bits

Les TES répondent les 8 bits de poids faible du mot statut qui résume l'environnement du TES (adresse bit : de 0000 à 0007).

Trame de question			Nq = 4
[1 octet] No esclave	[1 octet] 07	[2 octets] CRC 16	

Trame de réponse				Nr = 5
[1 octet] No esclave	[1 octet] 07	[1 octet] xxxxxxxx	[2 octets] CRC 16	

L'ensemble des TES répondent aux trames écriture mots/bits émises en MODE DIFFUSION (adressées à l'esclave 0 = à tous les esclaves). Dans ce cas les TES ne retournent aucune trame et exécutent simultanément l'ordre du maître (synchronisation de télécommandes , reset de compteurs , ...).

6.2.7 Temps de transmission

Le temps se calcule à partir de 4 données

- le nombre Nb de bits (de 8 à 11) sur lesquels sont codés les octets transmis
- la vitesse de transmission (Vt), exprimée en Bauds
- le nombre d'octets transmis dans la question (Nq) et dans la réponse (Nr)
- les nombres Sq et Sr de caractères (3 selon la norme Modbus) qui définissent les temps de silence après toute trame de question ou de réponse
- le temps tr de traitement du TES pour construire et émettre sa réponse

Typiquement tr est égal à 1,5 ms. Le TES version 4.1 et plus dispose d'un temps de retournement paramétrable jusqu'à 2570 ms (voir chapitre 4.3).

- le temps de retournement du maître tq (voir documentation technique du coupleur maître , de 1 à 2 ms ; arrondi à 1,5 ms pour la suite de ce paragraphe).

La durée de l'échange question/réponse entre un API et un TES est donnée par la formule:

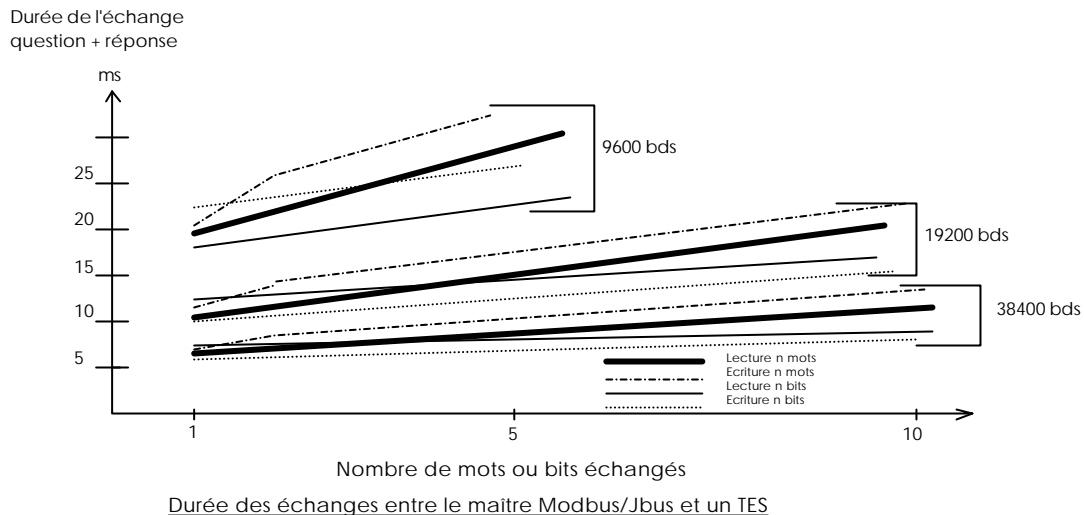
$$T = [Nb \times 1000 / Vt \times (Nq + Sq + Nr + Sr)] + tq + tr \text{ (en ms)}$$

Exemple : 38400 Bds, format de transmission : 8 bits data, 1 bit parité, 1 bit start, 1 bit stop l'écriture d'un mot dans le TES prendra (hors temps de traitement interne du maître) :

$$T = ((8+1+1+1)1000/38.400) \times (8 + 3+ 8 + 3) + 1,5 + 1,5 \approx 9,3 \text{ ms}$$

Nota : le faible délai entre la fin de l'émission du dernier octet du maître et la réception du premier des octets de la réponse du TES (entre 1 et 2ms) peut, lorsque le maître tarde à valider son buffer de réception, entraîner la détection d'erreurs de Time Out sur le coupleur maître qui "manque" le début de la trame de réponse du TES .

Augmenter Tr selon la méthode exposée au chapitre 4.3.



Le TES peut retourner les codes erreur suivants :

- 1** = le code fonction utilisé par le maître est inconnu.
- 2** = l'adresse TES qui est utilisée est incorrecte.
- 4** = le TES n'est pas prêt.

AIRICOM	Ile de France Paris et Nord	Votre interlocuteur
65 rue de la Libération - 60710 Chevrières tél 03.44.91.04.14 - fax 03.44.91.04.15 www.airicom.com - info@airicom.com		
AURECOM	Bretagne et Grand Ouest	
La Ville Cognac - 56430 Mauron tél 02.97.22.79.72 - fax 02.97.22.90.51 www.aurecom.fr - info@aurecom.fr		
RG2i	Rhône Alpes Est et Sud-est	
26 rue Bergson - 42000 Saint Etienne tél 04.77.92.03.56 - fax 04.77.92.03.57 www.rg2i.com - info@rg2i.fr		